



МИКРОСХЕМА  
ДВЕНАДЦАТИРАЗЯДНОГО АНАЛОГО-ЦИФРОВОГО ПРЕОБРАЗОВАТЕЛЯ  
С ПОСЛЕДОВАТЕЛЬНЫМ ИНТЕРФЕЙСОМ SPI

**1583НВ025, 1583НВ025А**

**Краткое описание**

Главный конструктор разработки

\_\_\_\_\_ А.В. Власов

«12» января 2016 г.

# Оглавление

<b>1</b>	<b>Общие положения.....</b>	<b>3</b>
1.1	Описание микросхемы .....	3
1.2	Интерфейс.....	3
1.3	Описание сигналов .....	4
<b>2</b>	<b>Основные параметры .....</b>	<b>6</b>
2.1	Основные электрические параметры .....	6
2.2	Методы измерения электрических параметров .....	7
2.3	Таблица назначения выводов.....	7
2.4	Конструктивное исполнение микросхемы 1583НВ025.....	8
2.5	Конструктивное исполнение микросхемы 1583НВ025А.....	8
<b>3</b>	<b>Указания по применению и эксплуатации.....</b>	<b>9</b>
3.1	Типовая схема включения.....	9
3.2	Диаграмма состояний .....	11
3.3	Осциллограммы работы .....	12
<b>4</b>	<b>Справочная информация.....</b>	<b>13</b>
4.1	Условное графическое обозначение .....	13

# 1 Общие положения

## 1.1 Описание микросхемы

Микросхема представляет собой 12-разрядный аналого-цифровой преобразователь последовательного приближения. Микросхема 1583НВ025 выпускается в корпусе Н04.16-1В, микросхема 1583НВ025А выпускается в корпусе 5119.16-А. Цоколевка микросхем идентична.

В состав АЦП входит: 12-разрядный ЦАП на R-2R матрице, компаратор, регистр последовательного приближения.

Корректная работа микросхемы обеспечивается подачей положительного опорного напряжения на вход  $U_{REF}$  и отрицательного измеряемого напряжения на вход IN. Работа на биполярный диапазон входных напряжений возможна при использовании схемы включения, приведенной на рисунке 4.

Максимальная частота выборки 32 кS/s.

Номер технических условий: АЕНВ.431320.206ТУ.

## 1.2 Интерфейс

Интерфейс последовательный «SPI». По фронту SCLK ведущий защелкивает данные, по спаду данные выдвигаются из регистра. Возможно каскадирование микросхем.

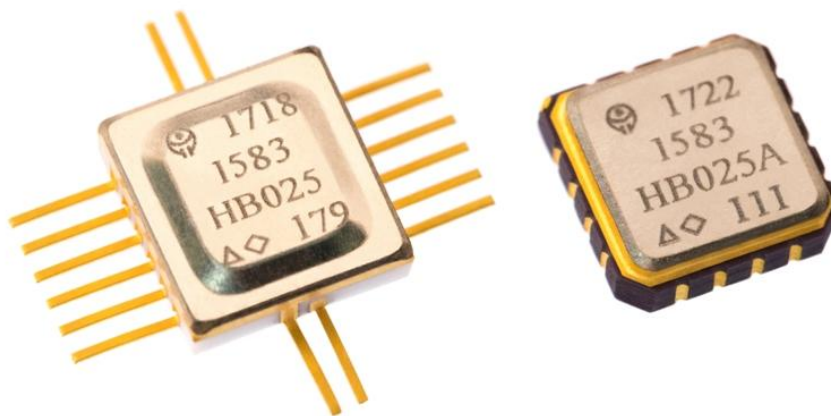


Рисунок 1. Фотография микросхем 1583НВ025, 1583НВ025А

### 1.3 Описание сигналов

#### EN (Enable)

Запуск однократного преобразования начинается при подаче на вход EN импульса высокого уровня или постоянного высокого уровня.

Повторная подача импульса на EN во время текущей оцифровки сбрасывает текущее преобразование и начинает новое.

Минимальная длительность импульса положительной полярности для запуска преобразования составляет 1 период тактовой частоты, задаваемой на входе CG.

Сигнал подтянут к «земле» через резистор 50 кОм.

#### INV (Invertor)

Данный сигнал может использоваться для построения схемы управляемого инвертора (приведена на рисунке 4). Обновление сигнала происходит спустя 8 периодов тактовой частоты после запуска преобразования.

В случае наличия на входе IN отрицательного напряжения, выход INV сохраняет свое предыдущее состояние.

В случае наличия на входе IN положительного напряжения, выход INV инвертируется.

#### DE (Delay)

Для установления в нужное состояние аналогового инвертора после установления сигнала INV и до начала оцифровки дается пауза, длительностью которой управляет сигнал DE.

При DE = 0 пауза длится 12 периодов тактовой частоты;

При DE = 1 пауза длится 24 периодов тактовой частоты.

Выбирать размер паузы следует исходя из диапазона измеряемого напряжения и скорости нарастания сигнала на выходе используемого операционного усилителя.

#### DR (Data Ready)

Данный сигнал устанавливается в единицу после окончания оцифровки, что означает, что АЦП готов выдавать полученное значение. DR сбрасывается в ноль в момент появления низкого уровня на сигнале SS или при запуске новой оцифровки входом EN.

#### SS (Slave Select)

Данный сигнал означает для ведомой микросхемы АЦП, что ведущий готов принимать данные. Первый бит данных выставляется на сигнале MISO сразу после перевода сигнала SS в ноль.

#### SCLK (Slave Clock)

Ведущий должен сформировать на входе SCLK тактовые импульсы для выдвигания данных из сдвигового регистра на выходе MISO.

Если на одной шине SPI «висит» несколько устройств с объединенными сигналами SCLK и MISO, то активное выбирается сигналом SS, работа с остальными при этом должна блокироваться.

Допущена ошибка, из-за которой подача SCLK приводит к выдвиганию данных из выходного регистра АЦП в независимости от наличия активного SS.

Способы избегания ошибки:

Не обмениваться данными по шине SPI на время от начала оцифровки до установления сигнала DR = 1.

Если на шине нет других устройств SPI, то данный дефект будет незаметен. Ошибка будет исправлена.

### **MISO (Master In Slave Out)**

На данном выходе формируются данные, выдаваемые АЦП. Данные выдаются при помощи сдвигового регистра, тактовый сигнал для которого формируется на SCLK. Данные выдаются младшими разрядами вперед: 12 бит кода АЦП, затем знаковый (отражает полярность сигнала на входе IN по типовой схеме включения на рисунке 4: «1» для положительного сигнала, «0» для отрицательного), 3 холостых (для ведущих, которые принимают побайтно; передаются нулевыми), затем те, которые поступили на вход MOSI.

### **MOSI (Master Out Slave In)**

Данный вход предназначен для каскадирования микросхем, использующих интерфейс SPI. После перевода SS в активное состояние (нулевое) и подачи тактового сигнала SCLK на данный вход могут подаваться данные с другого устройства SPI, которые будут возвращены через сдвиговый регистр на выходе MISO. Сдвиг регистра происходит по спаду сигнала SCLK.

Сигнал подтянут к «земле» через резистор 50 кОм.

### **CG (C Generator)**

Частоту оцифровки можно задавать конденсатором, подключенным ко входу CG или внешним генератором (амплитудой от  $U_{\text{Н}} \leq 0,4\text{В}$  до  $U_{\text{Н}} \geq 3,3\text{В}$ ), подключенным к данному входу.

Задаваемая частота внутри микросхемы делится на 4 для работы оцифровки.

### **UREF (U reference)**

Опорное напряжение АЦП. В данном АЦП может иметь только положительную полярность для корректной работы микросхемы. Допустимое значение до + 15 В.

### **IN (Input)**

Измеряемое напряжение АЦП. В данном АЦП для корректной работы оцифровки должно иметь отрицательную полярность.

### **GND (Ground)**

Цифровая земля; должна быть соединена с цифровой землей остальной схемы.

### **AGND (Analog Ground)**

Аналоговая земля – земля внутреннего компаратора и ЦАП. Должна трассироваться с особым вниманием к возможному появлению наводок. В конечном итоге, потенциал должен быть одинаков с GND.

### **Ucc**

Напряжение питания микросхемы. Допустимые значения  $5\text{В} \pm 10\%$ .

### **U<sub>1/2</sub>**

Выход промежуточного питания микросхемы. Используется для фильтрации промежуточного питания путем подключения внешнего конденсатора.

### **Логические уровни**

Уровень логической единицы на входах EN, SS, SCLK, MOSI от  $U_{\text{cc}}/2$ .

Вход DE подключается на GND или Ucc.

## 2 Основные параметры

### 2.1 Основные электрические параметры

Т а б л и ц а 1 – Электрические параметры микросхем при приёмке и поставке

Наименование параметра, единица измерения, режим измерения	Буквенное обозначение параметра	Норма параметра		Температу ра о к р у ж а ю щ е й с р е д ы, °C
		не менее	не более	
Напряжение смещения нуля, мВ, при $U_{CC} = 5 В$ ; $U_{REF} = 8,192 В$	$U_{IO}$	–	6,0	25±10 минус (60±3); 125±5
Диапазон опорного напряжения, В	$U_{REF}$	0	15,0	
Диапазон входного сигнала, В	$U_I$	$-U_{REF}$	0	
Ток утечки высокого уровня на входе, мкА, при $U_{CC} = 5,0 В$ ; $U_I = 2,5 В$	$I_{IH}$	–	3,0	25±10
			15,0	минус (60±3); 125±5
Ток утечки низкого уровня на входе, мкА, при $U_{CC} = 5,0 В$ ; $U_I = 0 В$	$I_{IL}$	–3,0	–	25±10
		–15,0		минус (60±3); 125±5
Выходной ток высокого уровня на выходах, мА, при $U_{CC} = 4,5 В$ ; $U_O = 4,1 В$	$I_{OH}$	–	–0,8	25±10 минус (60±3); 125±5
Выходной ток низкого уровня на выходах, мА, при $U_{CC} = 5,5 В$ ; $U_O = 0,4 В$	$I_{OL}$	2,0	–	
Входной ток аналогового входа при $U_I = -8,192 В$ , мА	$I_{IN}$	–	0,8	
Входной ток опорного напряжения при $U_{REF} = 8,192 В$ , мА	$I_{UREF}$	–	0,8	
Входной ток по входу CG, мА, при $U_{IH} = 5 В$	$I_{CG}$	–	0,5	
Ток потребления во всех режимах эксплуатации, мА, при $U_{CC} = 5 В$ ; $U_{REF} = 8,192 В$	$I_{CC}$	–	5,0	
Время преобразования, с, при $U_{CC} = 5 В$	$t_C$	–	$60 \cdot (1/F_I)$ (24 мкс при $F_I = 2,5 МГц$ )	
Время выдачи, с, $U_{CC} = 5 В$	$t_T$	–	$16 \cdot (1/F_{SPI})$ (3,2 мкс при $F_{SPI} = 5 МГц$ )	
Системная частота, МГц, $U_{CC} = 5 В$	$F_I$	–	2,5	
Частота сигнала SCLK, МГц, $U_{CC} = 5 В$	$F_{SPI}$	–	5,0	
Погрешность полной шкалы, %, при $U_{CC} = 5 В$ ; $U_{REF} = 8,192 В$ :	$\delta_{FS}$	–0,03	0,03	
Нелинейность, % от полной шкалы, при $U_{CC} = 5 В$ ; $U_{REF} = 8,192 В$	$\delta_L$	–	0,05	
Дифференциальная нелинейность, % от полной шкалы, при $U_{CC} = 5 В$ ; $U_{REF} = 8,192 В$	$\delta_{LD}$	–0,05*	0,05*	
Число разрядов АЦП	b	12	–	

\* П р и м е ч а н и е – не более 3-х точек на передаточной характеристике:  $\frac{1}{4}$ ,  $\frac{1}{2}$ ,  $\frac{3}{4}$ .  
В остальных точках передаточной характеристики типовое  $\delta_{LD}$  не более  $\pm 0,0125 \%$ .

## 2.2 Методы измерения электрических параметров

Измерение нелинейности ( $\delta_L$ ) проводят путём построения оптимальной передаточной характеристики методом наименьших квадратов.

Измерение дифференциальной нелинейности ( $\delta_{LD}$ ) проводят гистограммным методом.

## 2.3 Таблица назначения выводов

Т а б л и ц а 2 – Таблица назначения выводов микросхем 1583НВ025, 1583НВ025А

Номер вывода	Обозначение вывода	Тип	Назначение вывода
1	GND	питание	Цифровая «земля» (0 В)
2	SCLK	вход	Тактовый сигнал от ведущего SPI
3	DE	вход	Сигнал настройки задержки преобразования
4	IN	а. вход	Измеряемый сигнал
5	UREF	а. вход	Опорное напряжение
6	$U_{1/2}$	питание	Выход промежуточного питания
7	AGND	питание	Аналоговая «земля»
8	–	–	Корпус
9	Ucc	питание	Напряжение питания +5 В
10	MOSI	вход	Данные от другого устройства SPI. Подтянут к «земле».
11	DR	выход	Сигнал готовности к выдаче данных оцифровки
12	MISO	выход	Сигнал данных
13	INV	выход	Сигнал управления инвертором
14	SS	вход	Сигнал выбора ведомого SPI. Активный «0».
15	CG	вход	Вывод RC-генератора оцифровки
16	EN	вход	Сигнал запуска преобразования (по фронту лог. «1»). Подтянут к «земле».

## 2.4 Конструктивное исполнение микросхемы 1583НВ025

Микросхемы 1583НВ025 выполнены в корпусе Н04.16-1В.

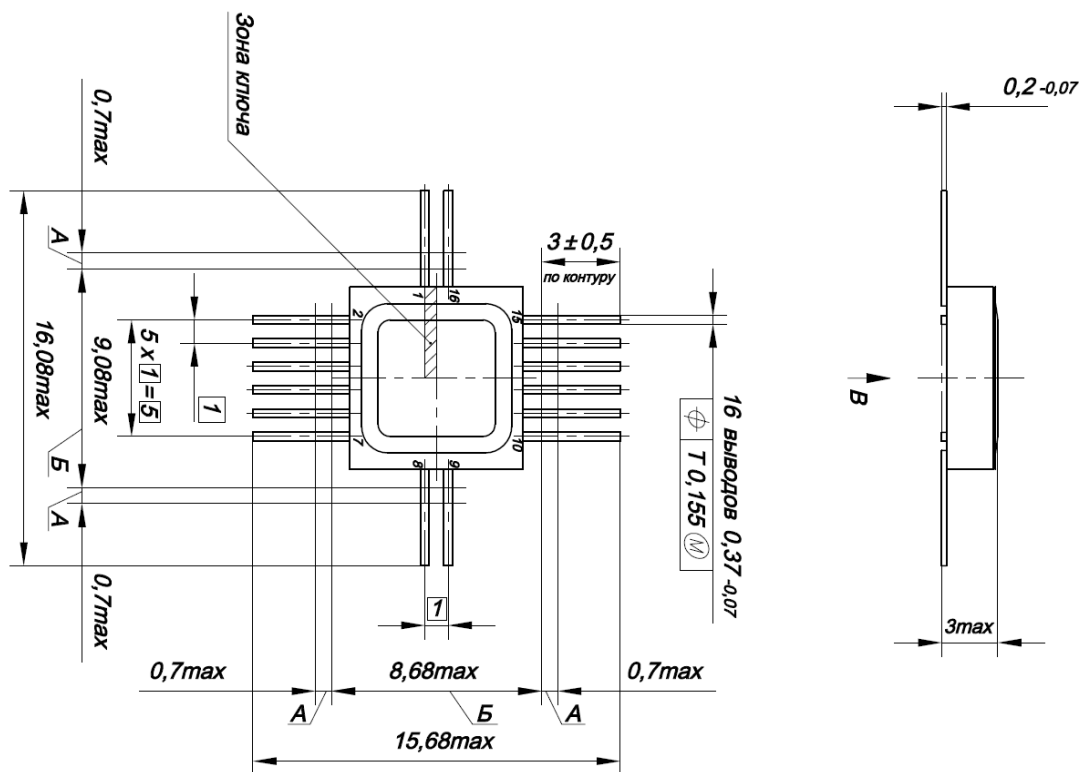
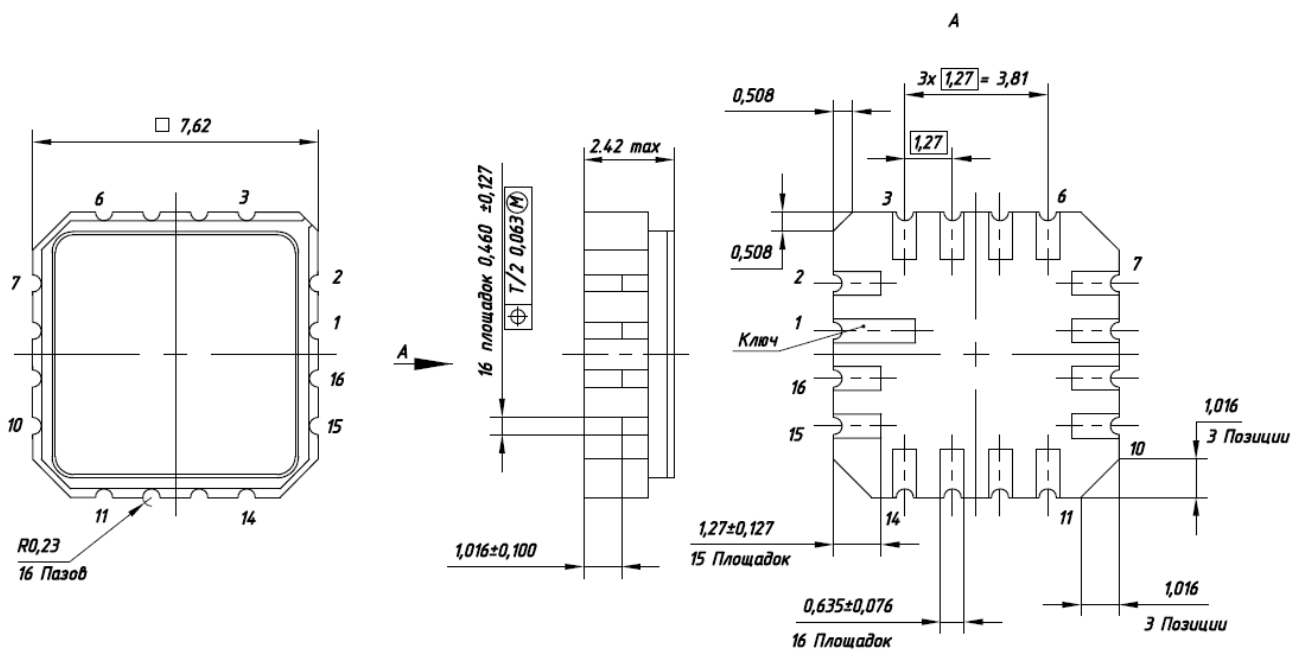


Рисунок 2. Габаритный чертеж корпуса Н04.16-1В

## 2.5 Конструктивное исполнение микросхемы 1583НВ025А

Микросхемы 1583НВ025А выполнены в корпусе 5119.16-А.



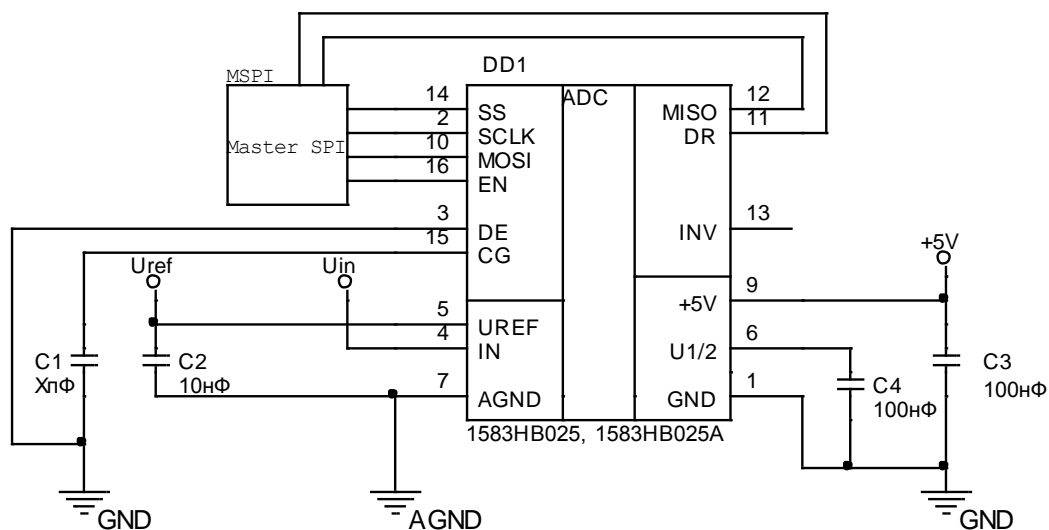
1. Нумерация выводных площадок показана условно

Рисунок 2.1. Габаритный чертеж корпуса 5119.16-А



### 3 Указания по применению и эксплуатации

#### 3.1 Типовая схема включения



DD1 – микросхема;

MSPI – Ведущий SPI (контроллер, ПЛИС);

C1 – конденсатор задания системной частоты (например, 10 пФ);

C2 – конденсатор, фильтрующий опорное напряжение;

C3, C4 – конденсаторы, фильтрующие напряжение питания;

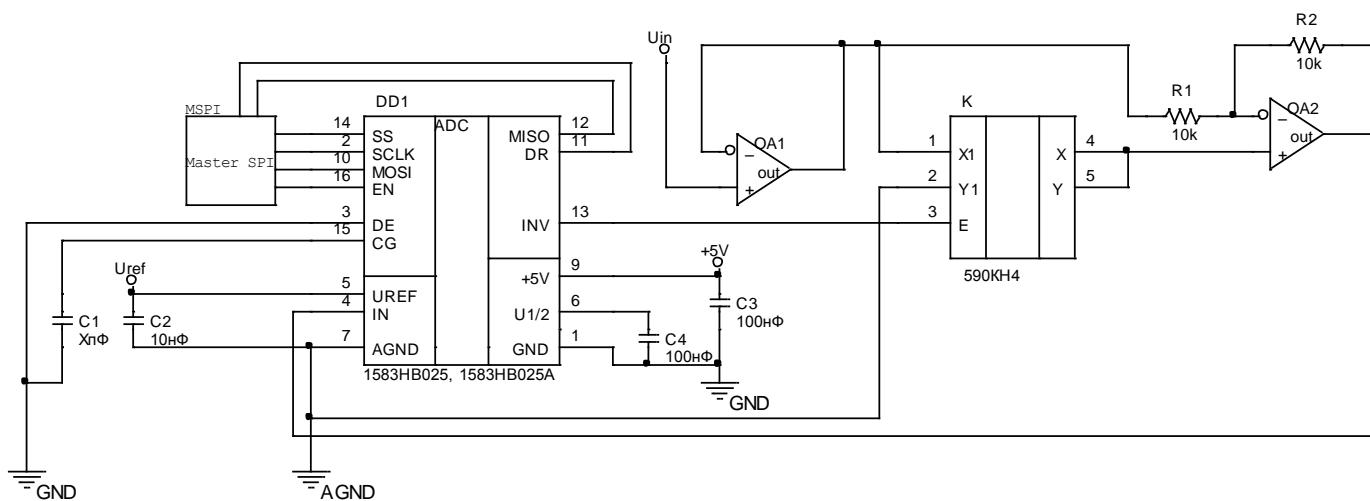
GND – цифровая «земля»;

AGND – аналоговая «земля» («земля» внутреннего ЦАП).

#### Примечания:

1. Цифровая «земля» GND и аналоговая «земля» AGND в конечном итоге должны быть соединены. Различие дается для того, чтобы аналоговая «земля» трассировалась по кратчайшему пути к источнику, и данная трасса не располагалась рядом с высокоскоростными цифровыми сигналами и другими источниками помех.
2. Если на вашем устройстве не установлены электролитические конденсаторы, то параллельно с C3 ставится конденсатор емкостью 33 мкФ.
3. Конденсатор C1 может подбираться пользователем индивидуально с учетом задаваемой им частоты и имеющихся паразитных емкостей на плате. Рекомендуемый номинал = 10 пФ (диапазон от 4,7 пФ до 27 пФ). Данный конденсатор задаст частоту работы ниже предельной при  $T = 25^{\circ}\text{C}$ . При изменении температуры среды, постоянная времени RC-цепочки может уменьшиться, и при  $T = 125^{\circ}\text{C}$  частота достигнет предельной разрешенной  $F_I = 2,5$  МГц.

Рисунок 3. Типовая схема включения MCX 1583HB025, 1583HB025A



- DD1 – микросхема;  
 MSPI – Ведущий SPI (контроллер, ПЛИС);  
 OA1, OA2 – операционные усилители;  
 К – ключ (например, 590KH4);  
 C1 – конденсатор задания системной частоты (типичная емкость 10 пФ);  
 C2 – конденсатор, фильтрующий опорное напряжение;  
 C3, C4 – конденсаторы, фильтрующие напряжение питания;  
 R1, R2 – высокоточные резисторы 10кОм, погрешность 0,05%.  
 GND – цифровая «земля»;  
 AGND – аналоговая «земля» («земля» внутреннего ЦАП).

Рисунок 4. Типовая схема включения MCX 1583HB025, 1583HB025A при работе на биполярный диапазон измеряемых напряжений

### 3.2 Диаграмма состояний

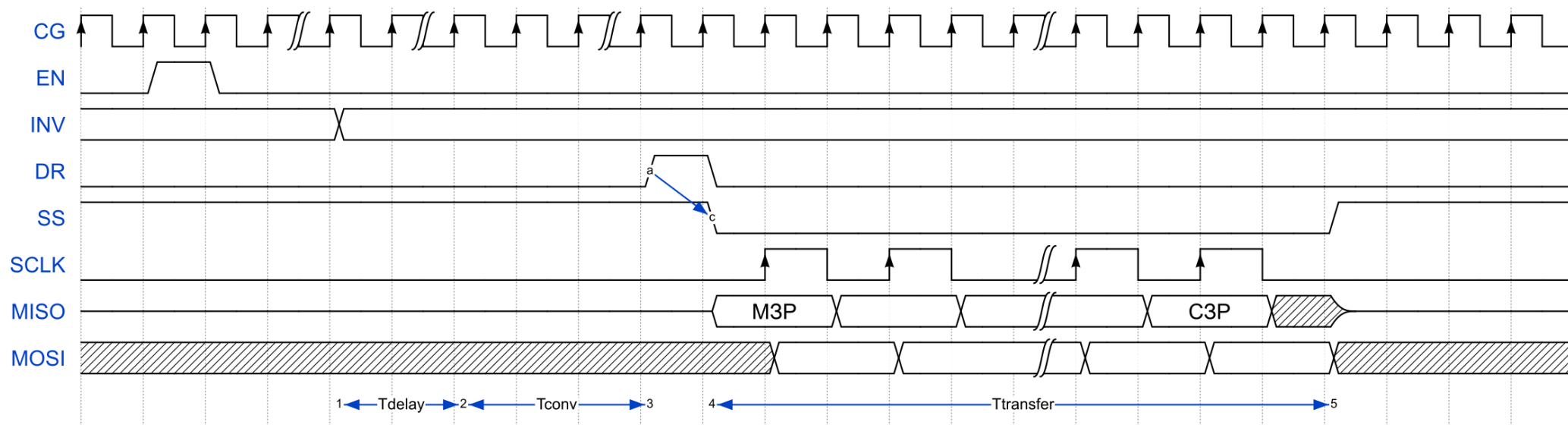


Рисунок 5. Диаграмма состояний микросхемы

### 3.3 Осциллограммы работы

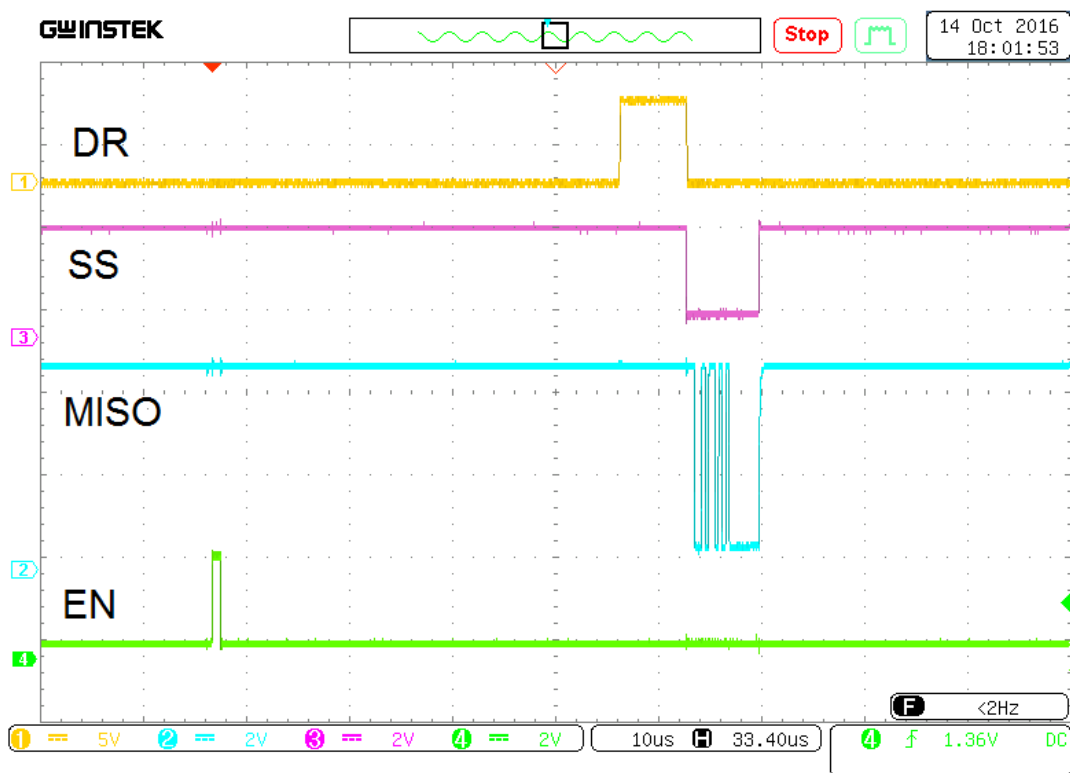


Рисунок 6. Осциллограмма работы микросхемы: старт преобразования по EN, выдача готовности сигналом DR, перевод в активное состояние SS и выдача данных по MISO (SCLK показан на рисунке 7).

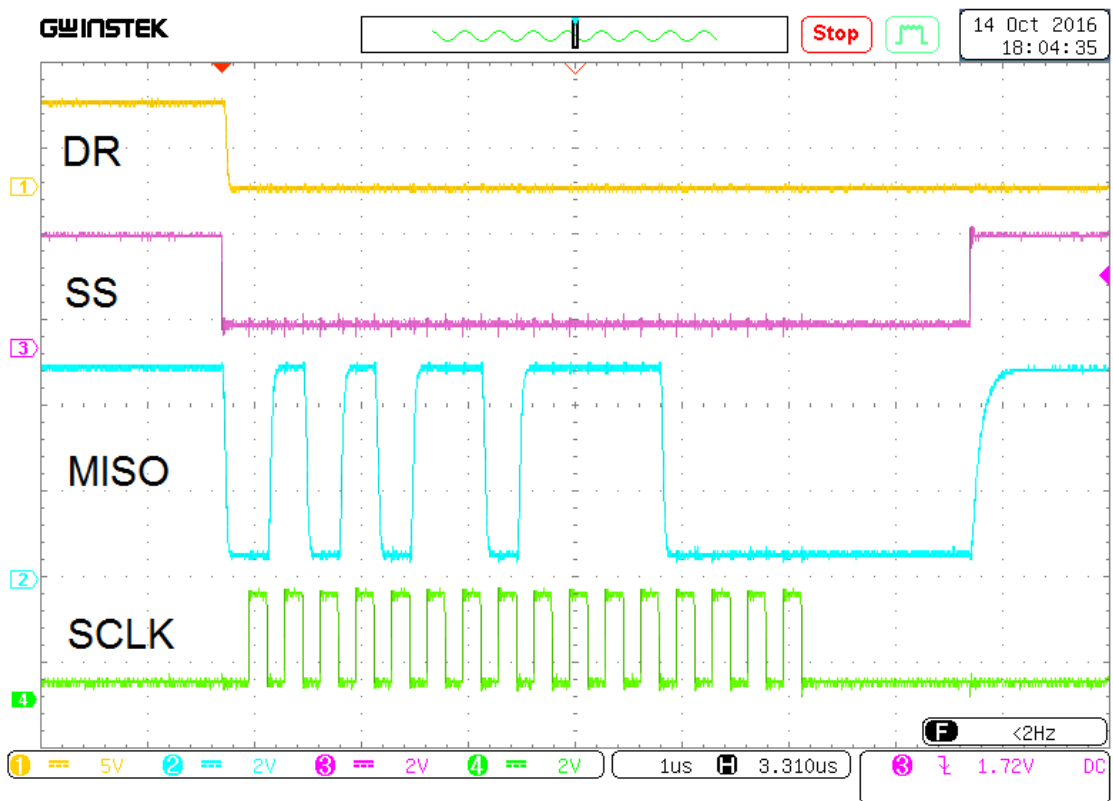


Рисунок 7. Осциллограмма обмена по SPI.  
(MISO подтянут к питанию внешним резистором для индикации наличия Z-состояния при SS=1)

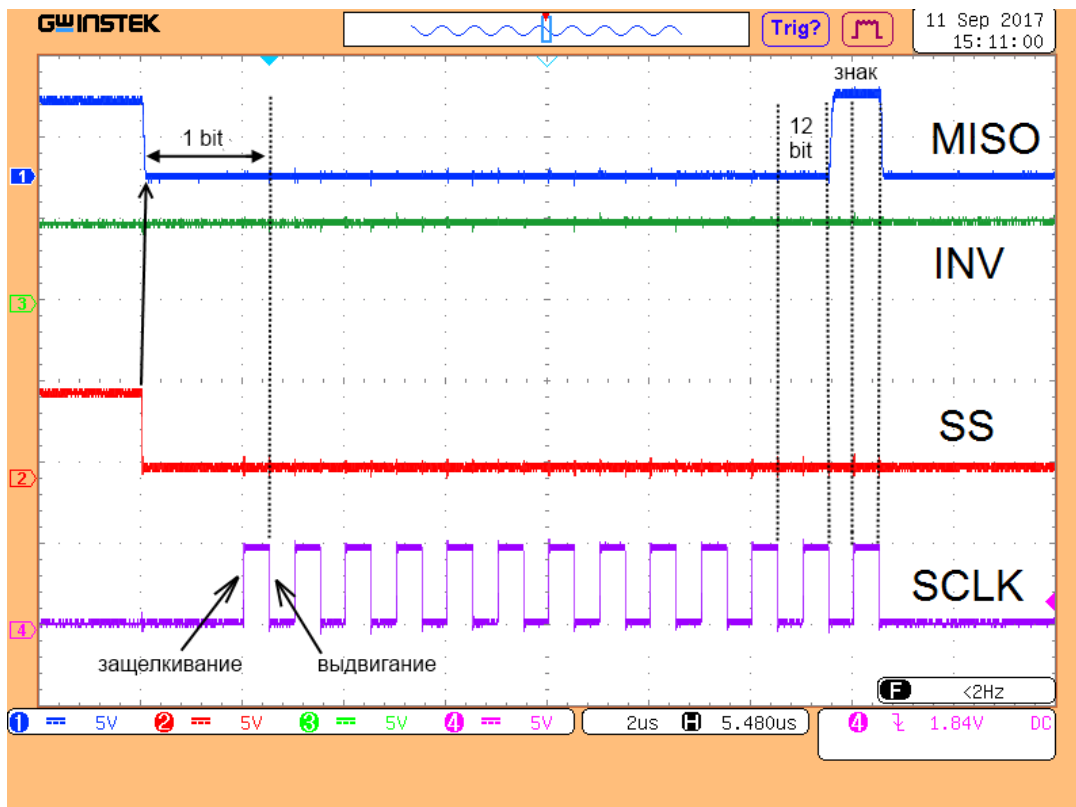


Рисунок 8. Осциллограмма сигналов при подаче на вход IN положительного напряжения (сигнал INV на данной осциллограмме может быть как лог. «0», так и лог. «1» – оба варианта правильные в соответствии с описанием сигналов, п. 1.3).

## 4 Справочная информация

### 4.1 Условное графическое обозначение

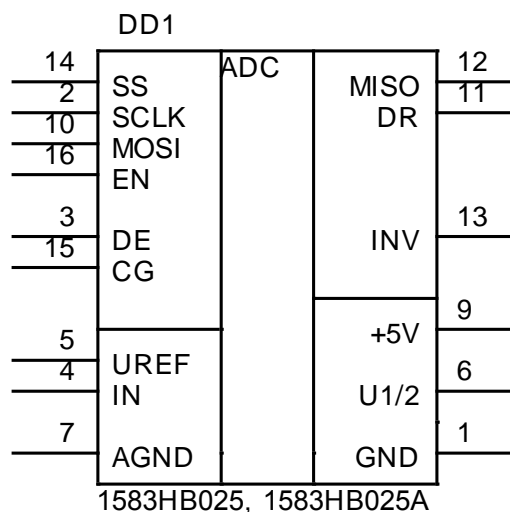


Рисунок 6. Условное графическое обозначение MCX 1583HB025, 1583HB025A

Описание от 13.12.2017