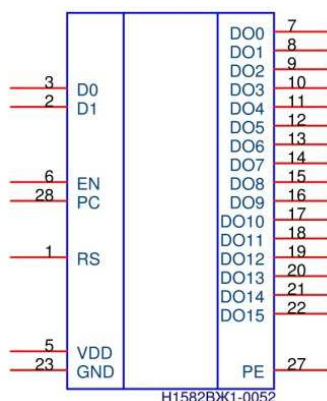




## ШЕСТНАДЦАТИРАЗРЯДНЫЙ ПРЕОБРАЗОВАТЕЛЬ

### SL – ПАРАЛЛЕЛЬНЫЙ КОД Н1582ВЖ1-0052



#### КОРПУС

Н09.28-1В

#### ВОЗМОЖНОСТИ МИКРОСХЕМЫ

Микросхема интегральная Н1582ВЖ1-0052(далее – микросхема) предназначена для использования в системах сбора информации. Микросхема обеспечивает прием данных с SL – канала и перекодирует их в параллельный код. Допускается работа со словами размерностью не более 16 информационных разрядов. В случае работы со словами размерностью менее 16 информационных разрядов, незначащие разряды посылки на параллельном выходе должны быть проигнорированы. Микросхема имеет вход выключения контроля четности посылок по SL – каналу и выход наличия ошибок в четности принятого по SL – каналу слова. Также микросхема имеет встроенный преобразователь ведущих разрядов посылки, который может быть задействован при необходимости. Данное преобразование используется при работе с посылками, сформированными АЦПВТ Ф020, для получения линейного кода октанта:

$A_2A_1A_0$	$B_2B_1B_0$
100	000
000	001
010	010
110	011
111	100
011	101
001	110
101	111

$$B_0 = (A_2 \oplus A_1) < - > A_0;$$

$$B_1 = A_0 \oplus A_1;$$

$$B_2 = A_0;$$

## ОПИСАНИЕ SL – КАНАЛА

Данный последовательный канал разработан для внутрислатного и межслатного (в одном блоке) обмена информацией. Канал состоит из двух линий – линии «0» и линии «1». Информация передается последовательно в виде отрицательного импульса на одной из линий. В случае передачи единицы импульс должен быть сформирован на линии «1», в случае передачи нуля – на линии «0». Передача идет в одну сторону от передатчика к приёмнику. Информация передается словами любой разрядности младшими разрядами вперед. Предпоследний разряд – контроль по четности. Четность вычисляется независимо по обоим каналам. Так в случае обмена 16-ти битными словами в передаче без ошибок количество импульсов с начала передачи и до синхроимпульса в канале «0» должно быть четно, а в канале «1» нечетно. Любая другая ситуация рассматривается как передача с ошибкой. Последний – синхроимпульс, представляющий собой одновременное появление импульсов на обеих линиях. Синхроимпульс означает, что передача слова закончена. Пример диаграммы сигналов в канале представлен на рисунке 1. Временные параметры диаграммы могут быть любыми, для работоспособности канала это не имеет значения и не контролируется приёмником. Единственное ограничение – не допускается временное перекрытие импульсов в информационной части передачи.

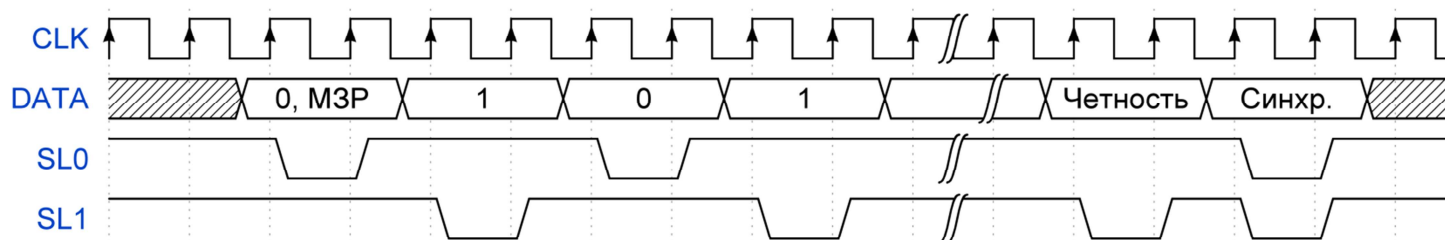


Рисунок 1. Временная диаграмма передачи данных по SL-каналу

## НАЗНАЧЕНИЕ ВЫВОДОВ МИКРОСХЕМЫ

<b>№№ КП</b>	<b>Имя вывода</b>	<b>Тип вывода</b>	<b>Назначение вывода</b>
1	RS	вход	Вход начального сброса, подтянут к земле через 40кОм. Активный уровень – «единица».
2	D1	вход	Вход линии данных единиц SL.
3	D0	вход	Вход линии данных нулей SL.
4	--	--	Не подключен.
5	VDD	питание	Питание, 5В.
6	EN	вход	Вход разрешения конвертации ведущих разрядов.
7	DO0	выход	Параллельный порт, ведущий разряд.
8	DO1	выход	Параллельный порт, разряд 1.
9	DO2	выход	Параллельный порт, разряд 2.
10	DO3	выход	Параллельный порт, разряд 3.
11	DO4	выход	Параллельный порт, разряд 4.
12	DO5	выход	Параллельный порт, разряд 5.
13	DO6	выход	Параллельный порт, разряд 6.
14	DO7	выход	Параллельный порт, разряд 7.
15	DO8	выход	Параллельный порт, разряд 8.
16	DO9	выход	Параллельный порт, разряд 9.
17	DO10	выход	Параллельный порт, разряд 10.
18	DO11	выход	Параллельный порт, разряд 11.
19	DO12	выход	Параллельный порт, разряд 12.
20	DO13	выход	Параллельный порт, разряд 13.
21	DO14	выход	Параллельный порт, разряд 14.
22	DO15	выход	Параллельный порт, разряд 15.
23	GND	питание	Общая шина, 0В.
24-26	--	--	Не подключены.
27	PE	выход	Выход наличия ошибки данных SL.
28	PC	вход	Вход разрешения контроля четности SL.

Не допускается оставлять входы микросхемы не подключенными.

# КОНСТРУКТИВНОЕ ИСПОЛНЕНИЕ

Микросхема выполнена в корпусе Н09.28-1В

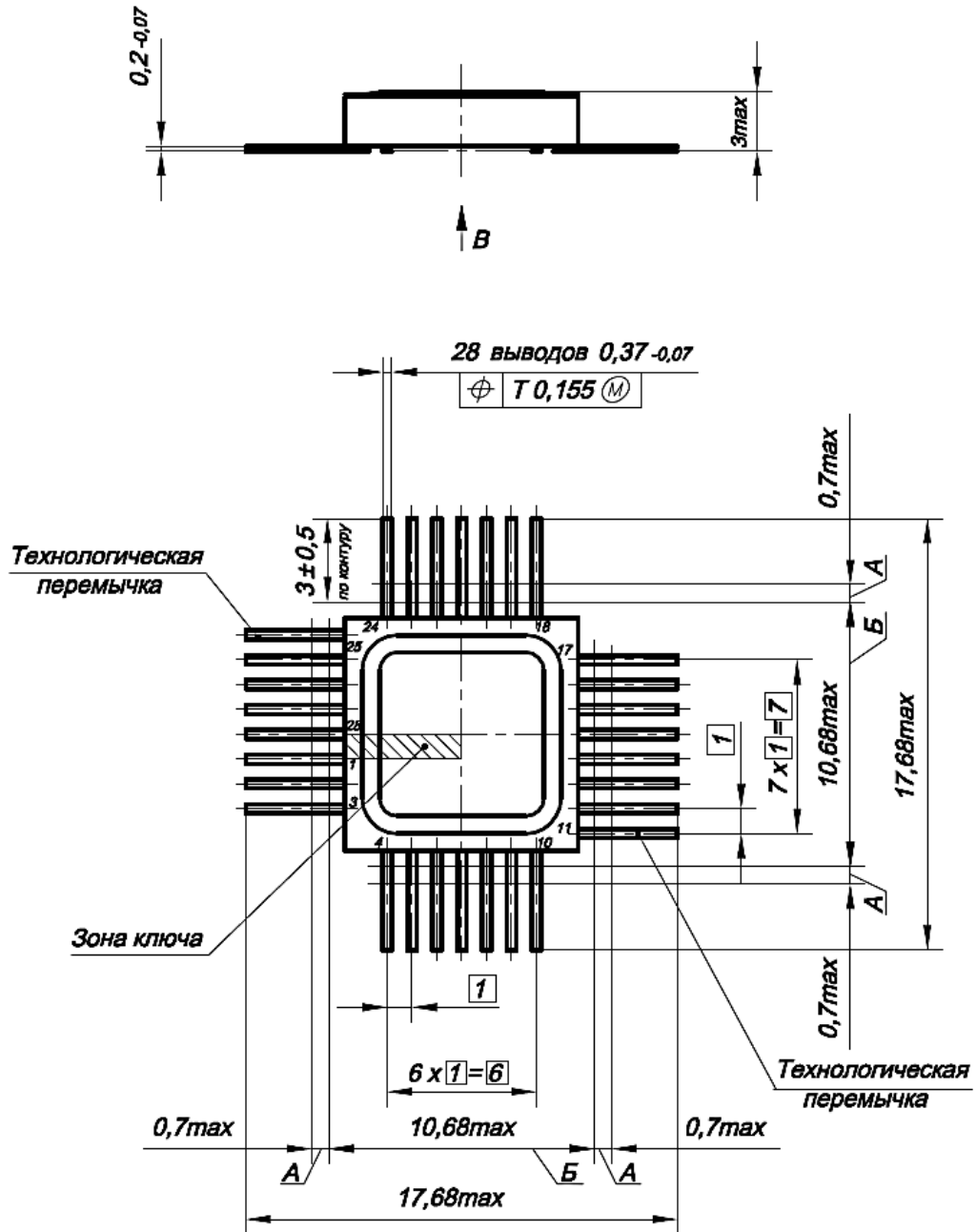


Рисунок 2. Габаритный чертеж корпуса Н09.28-1В