



МИКРОСХЕМА
ГЕНЕРАТОРА КОДА СИНУСА

Н1582ВЖЗБ-0285

[ОПЫТНАЯ]

Краткое описание

Оглавление

1	Общие положения	3
1.1	Описание работы.....	3
2	Основные параметры	4
2.1	Таблица назначения выводов.....	4
2.2	Конструктивное исполнение.....	5
3	Указания по применению и эксплуатации.....	6
4	Справочная информация.....	7
4.1	Условное графическое обозначение	7

1 ОБЩИЕ ПОЛОЖЕНИЯ

1.1 Описание работы

Микросхема интегральная Н1582ВЖ3Б-0285(далее – микросхема) предназначена для генерации квадратурных синусоидальных сигналов. Сигналы выдаются в виде 12-разрядных значений на параллельную выходную шину. Входная параллельная шина P[0:10] предназначена для задания приращения фазы за такт. Накопительный сумматор фазы имеет ширину 14 разрядов, а ПЗУ хранит данные о значениях синуса и косинуса с точностью в 12 разрядов. Возможно задание формата выходных данных, остановка и сброс генератора.

Для получения аналогового сигнала необходимо использовать внешний ЦАП.



ПФК – преобразователь «фаза-код».

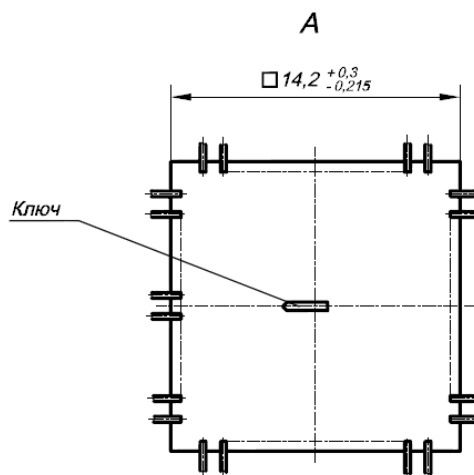
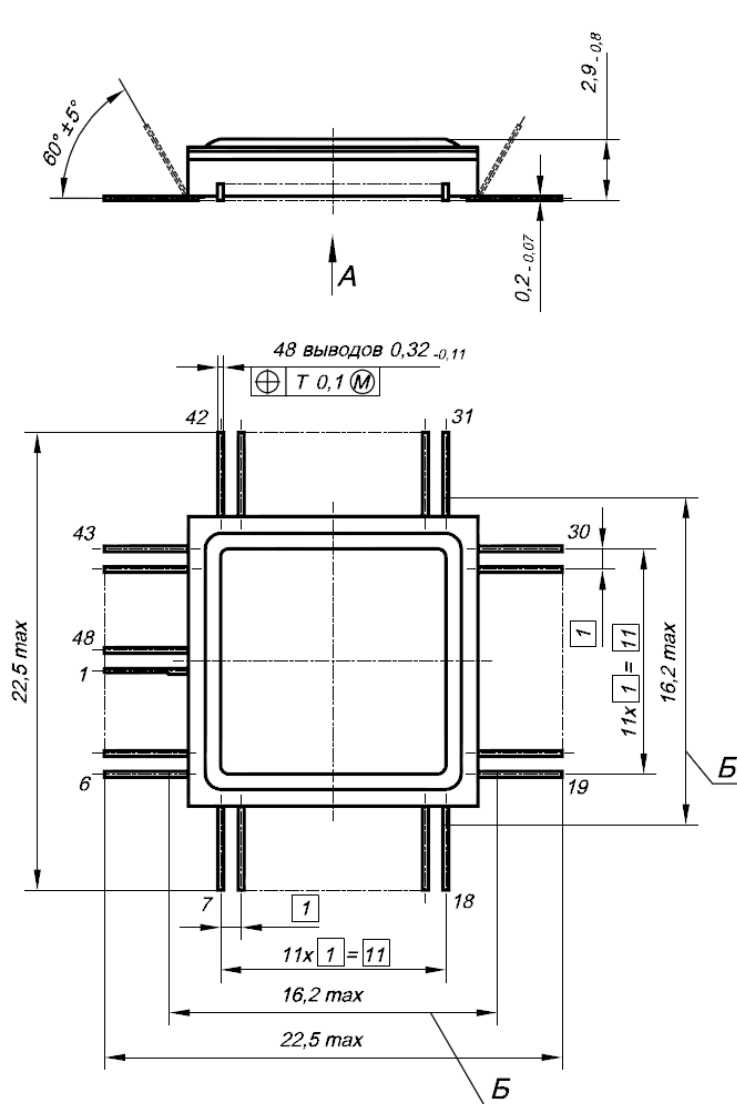
2 ОСНОВНЫЕ ПАРАМЕТРЫ

2.1 Таблица назначения выводов

Корпус	Имя	Тип	Назначение
1	STR	Выход	Строб выходных шин S[0:11], C[0:11]
2	DF0	Вход	Нулевой разряд слова DF, задающего формат выходных данных
3	DF1	Вход	Первый разряд слова DF, задающего формат выходных данных
4-7	S[0:3]	Выход	Разряды S[0:3] шины S[0:11], выдающей значения синуса
8	GND	Питание	Общая шина, 0В
9-14	S[4:9]	Выход	Разряды S[4:9] шины S[0:11], выдающей значения синуса
15	VDD	Питание	Питание, +5В
16-17	S[10:11]	Выход	Разряды S[10:11] шины S[0:11], выдающей значения синуса
18-23	C[0:5]	Выход	Разряды C[0:5] шины C[0:11], выдающей значения косинуса
24	VDD	Питание	Питание, +5В
25-30	C[6:11]	Выход	Разряды C[6:11] шины C[0:11], выдающей значения косинуса
31-35	P[10:6]	Вход	Разряды P[10:6] шины P[0:10], задающей приращение фазы
36	GND	Питание	Общая шина, 0В
37-38	P[5:4]	Вход	Разряды P[5:4] шины P[0:10], задающей приращение фазы
39	VDD	Питание	Питание, +5В
40-43	P[3:0]	Вход	Разряды P[3:0] шины P[0:10], задающей приращение фазы
44	Q1	Вход	Вход генератора с кварцевой стабилизацией частоты 16МГц
45	Q2	Выход	Выход генератора
46	GND	Питание	Общая шина, 0В
47	START	Вход	Разрешение работы генератора
48	R0	Вход	Сброс накопительного сумматора

2.2 Конструктивное исполнение

Микросхема выполнена в корпусе Н16.48-2В



1. Контроль электрических параметров микросхем осуществляется до получения размеров Б.
2. Размер Б выполняется при установке микросхемы на печатную плату.
3. Обозначение выводов показано условно.

3 УКАЗАНИЯ ПО ПРИМЕНЕНИЮ И ЭКСПЛУАТАЦИИ

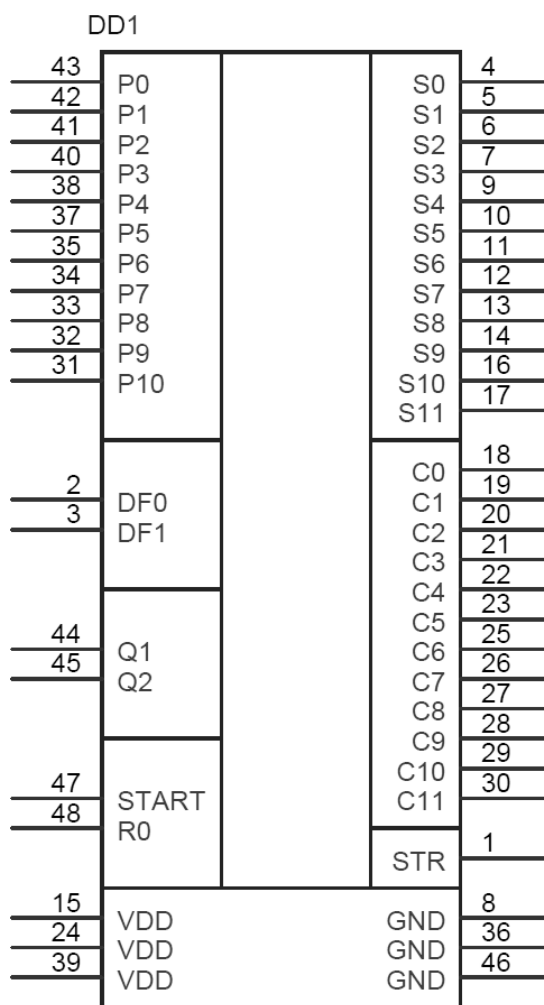
Микросхема должна быть включена с ЦАП с параллельным входом с разрядностью не менее 11 бит + знак.

DF0	DF1	Формат выходных данных
0	0	прямой код + знак
0	1	прямой код + инверсный знак
1	0	обратный код
1	1	прямой код

Значение синуса	Прямой код, DF[0:1] = 11;	Прямой код + знак, DF[0:1] = 00;	Обратный код, DF[0:1] = 10;
минимум	0b000000000000	0b111111111111	0b100000000000
ноль	0b011111111111	0b000000000000	0b000000000000
максимум	0b111111111111	0b011111111111	0b011111111111

4 СПРАВОЧНАЯ ИНФОРМАЦИЯ

4.1 Условное графическое обозначение



H1582ВЖЗБ-0285