

Микросхемы Н1582ВЖ1Б-0077, 1582ВЖ1Б-0077

Техническое описание

Микросхема представляет собой расширитель портов с интерфейсом пользователя SPI. Микросхема состоит из двух регистров – сдвигового и буферного и схемы контроллера SPI. Питание микросхемы 5В. Потребление не более 3мА. По управляющим входам допускается использовать сигналы с верхним уровнем не менее 2.5В. Выходы D1-D8 мощные, на сдвоенных буферных элементах. Микросхемы выпускаются в 16-и выводных корпусах Н04.16-1в (Н1582ВЖ1Б-0077) или безвыводных 5119.16-А (1582ВЖ1Б-0077). Цоколевки совпадают. Базовое ТУ ИРВЖ.431262.045ТУ. Карта заказа ИРВЖ.431262.025-003Д.

Таблица 1 Назначение выводов микросхем Н1582ВЖ1Б-0077,1582ВЖ1Б-0077

| NN вывода корпуса | Имя вывода | Тип вывода | Назначение вывода |
|-------------------|------------|------------|--|
| 1 | D1 | вход/выход | Вход 1-го канала РК |
| 2 | MOSI | вход | Вход данных SPI канала |
| 3 | ENR | вход | Разрешение записи в буферный регистр из сдвигового |
| 4 | SS | вход | Выбор микросхемы, активный 0 |
| 5 | CLK | вход | Вход синхронизации SPI канала |
| 6 | EN | вход | Разрешение выхода D1..D8, активный верхний |
| 7 | MISO | выход | Выход данных SPI канала |
| 8 | Общий | питание | Общая шина (0В) |
| 9 | D8 | вход/выход | Вход/выход 8-го канала РК |
| 10 | D7 | вход/выход | Вход/выход 7-го канала РК |
| 11 | D6 | вход/выход | Вход/выход 6-го канала РК |
| 12 | D5 | вход/выход | Вход/выход 5-го канала РК |
| 13 | D4 | вход/выход | Вход/выход 4-го канала РК |
| 14 | D3 | вход/выход | Вход/выход 3-го канала РК |
| 15 | D2 | вход/выход | Вход/выход 2-го канала РК |
| 16 | +Еп | питание | Положительное питание (+5В) |

Структурная схема микросхемы приведена на рисунке 1. Микросхема состоит из сдвигового регистра для работы через SPI и буферного регистра для хранения данных. Данные могут быть записаны через двунаправленный порт в сдвиговый регистр или выведены через двунаправленный порт из буферного регистра. Блок управления обеспечивает согласованную работу последовательного и параллельного интерфейса.

Микросхема по выводам D1-D8 работает в одном из двух режимов – либо как вход, либо как выход. Выбор режима определяется входом EN – высокий уровень задает режим выхода, низкий – режим входа. Вывод данных на выводы D1-D8 осуществляется из буферного регистра, куда данные попадают из сдвигового регистра. Обновление данных в буферном регистре происходит по фронту сигнала SS, и только в том случае, если установлен в верхний уровень сигнал ENR. Запись в сдвиговый регистр с выводов D1-D8 происходит по срезу сигнала SS.

При высоком уровне сигнала SS выход MISO переходит в высокоомное состояние, а сигнал со входа CLK блокируется. Фиксация состояния входа MOSI и сдвиг информации в регистре сдвига происходит по срезу сигнала CLK.

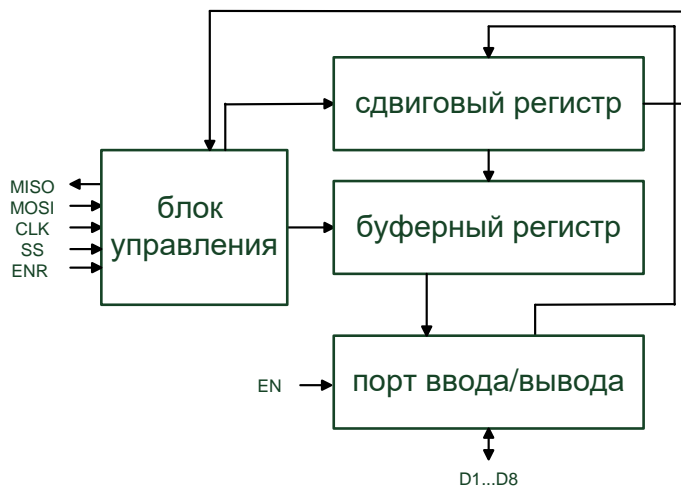


Рисунок 1

Несколько микросхем могут быть объединены в цепочку по сигналам MISO-MOSI для создания параллельного порта необходимой разрядности.

На рисунке 2 приведено условное графическое обозначение, а на рисунке 3 габаритный чертеж микросхемы 1582ВЖ1Б-0077.

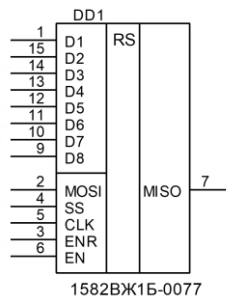


Рисунок 2

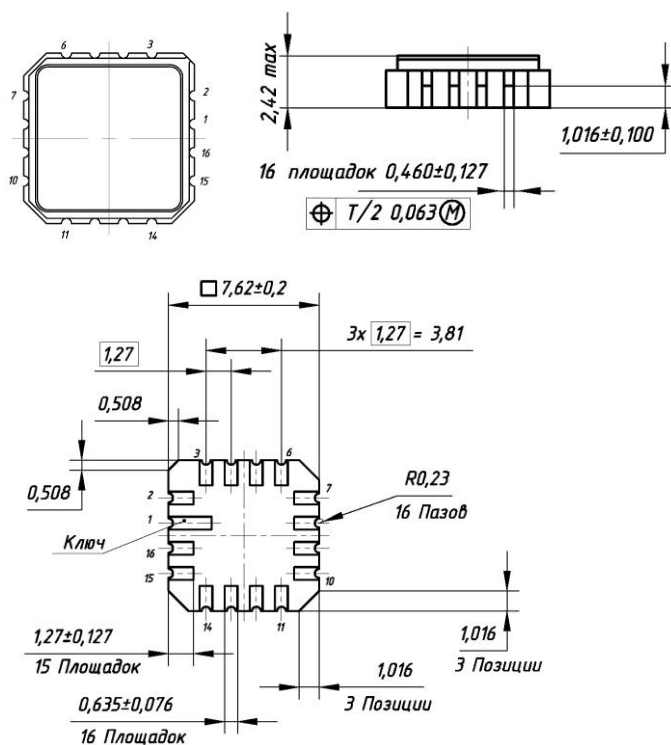


Рисунок 3