



МИКРОСХЕМА ПРИЕМНИКА-КОНТРОЛЛЕРА ПРОТОКОЛА ARINC-429

СО СТЕКОМ НА 16 СЛОВ И ОТСЛЕЖИВАНИЕМ АДРЕСОВ

**К1584БЦ1У7-0006**

**Техническое описание**

Главный конструктор разработки

\_\_\_\_\_ А.В. Розе

« \_\_\_\_ » \_\_\_\_\_ 2026 г.

2026

# 1 Общая информация об устройстве

## 1.1 Описание функционирования

Микросхема K1584БЦ1У7-0006 представляет собой контроллер протокола ARINC-429 (ГОСТ 18977 и RTM 1495) и предназначена для приема данных с линии. Микросхема обладает следующими функциями:

- стек на 16 слов данных
- 8 отслеживаемых адресов с возможностью отключения отслеживания
- контроль длины слова

Пользователь загружает по SPI в микросхему-контроллер адреса (метки, label), которые он желает отслеживать. Если найдено совпадение по адресу с принятым словом, то оно попадает в стек. Если принятое микросхемой слово содержит иной адрес, то оно игнорируется. Начало и конец каждого слова определяется по детектированию межсловного интервала. Для каждого слова приемник подсчитывает число принятых бит (должно быть строго 32) и четность. Слова с нарушенной длиной игнорируются и при их приеме активируется бит ошибки ERRx (рисунок 3.5).

Степень загрузки стека можно отследить двумя сигналами H\_FULL (заполнено на половину) и A\_FULL (заполнено полностью). Если стек переполнен, то он перестает принимать слова. FIFO может быть сброшен сигналом RES\_DAT\_ST.

Интерфейс обмена с подсистемой пользователя - SPI. Сдвиг данных из регистра осуществляется по спаду SCLK, по фронту данные фиксируются внешним устройством. Доступны частоты приема 12,5 кГц, 50, 100, 250, 500, 1000 кГц. Частота выбирается входами управления V0, V1, V2. Когда в выходном регистре появляются данные для выдачи, то активируется сигнал EN\_READ\_SPI.

Напряжение питания микросхемы 3,3В.

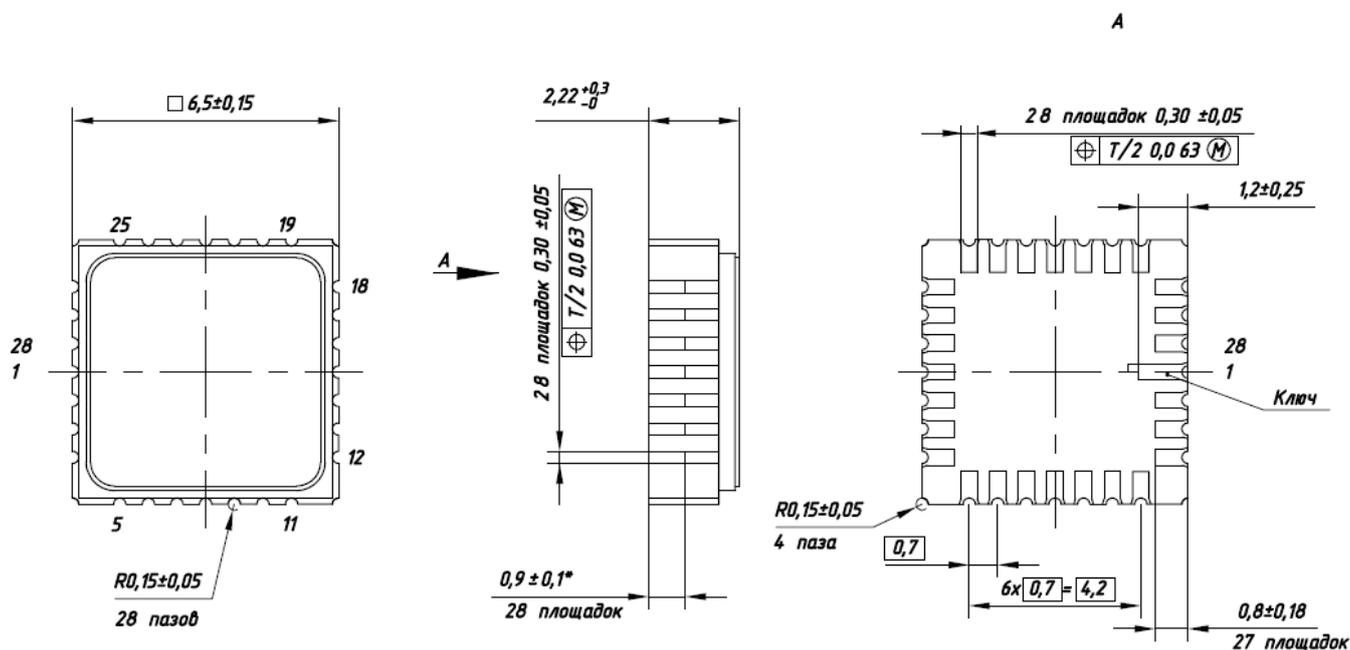


Рисунок 1. Габаритный чертеж микросхемы K1584БЦ1У7-0006 в корпусе 5123.28-1.

Т а б л и ц а 1 – Электрические параметры микросхемы K1584БЦ1У7-0006 при приемке и поставке

Наименование параметра, единица измерения, режим измерения	Буквенное обозначение параметра	Норма		Температура окружающей среды, °С
		не менее	не более	
Выходной ток высокого уровня, мА, при $U_{CC} = 3,0 \text{ В}; U_{OH} = 2,7 \text{ В}$	$I_{OH}$	–	–0,8	минус (60±3); 25±10; 125±5
Выходной ток низкого уровня, мА, при $U_{CC} = 3,6 \text{ В}; U_{OL} = 0,3 \text{ В}$	$I_{OL}$	1,5	–	
Ток утечки высокого уровня на входе, мкА, при $U_{CC} = 3,6 \text{ В}; U_{IH} = 3,6 \text{ В};$	$I_{ILH}$	–	3,0	
Ток утечки низкого уровня на входе, мкА, при $U_{CC} = 3,6 \text{ В}; U_{IL} = 0 \text{ В}$	$I_{ILL}$	–3,0	–	

Т а б л и ц а 2 – Предельно допустимые и предельные электрические режимы эксплуатации микросхемы

Наименование параметра режима, единица измерения	Буквенное обозначение	Предельно допустимый режим	
		не менее	не более
Напряжение питания “3,3V”, В	$U_{CC}$	3,0	3,6
Входное напряжение высокого уровня цифрового входа, В	$U_{IH}$	$U_{CC} - 0,3$	$U_{CC} + 0,3$
Входное напряжение низкого уровня цифрового входа, В	$U_{IL}$	0	0,2
Выходное напряжение высокого уровня, В На нагрузке минус 0,8 мА	$U_{OH}$	$U_{CC} - 0,3$	–
Выходное напряжение низкого уровня, В На нагрузке 2,0 мА	$U_{OL}$	–	0,3
Максимальная частота по входам данных с линии ARINC-429, кГц	$f_{IMAX}$	–	1000,0
Максимальная рабочая частота входного сигнала SCLK, МГц	$f_{IMAXSCLK}$	1	15

Т а б л и ц а 3 – Назначение выводов микросхемы K1584БЦ1У7-0006

Номер вывода	Обозначение вывода	Назначение вывода
1	V1	Вход задания частоты приема
2	V0	Вход задания частоты приема
3	MISO	Выходные данные SPI
4	AW	Вход "All Word" – прием всех слов, без контроля меток
5	-	Тестовый, не подключать
6	EN	Вход разрешения работы. Разрешение – активная единица.
7	IN_B	Цифровой вход линия B
8	IN_A	Цифровой вход линия A
9	+3,3V	Питание 3,3В
10	GND	Общий
11	-	Тестовый, не подключать
12	-	Тестовый, не подключать
13	RES_LAB_ST	Сигнал сброса памяти меток
14	-	Тестовый, не подключать
15	F8MI	Вход тактовой частоты 8 МГц
16	MOSI	Входные данные SPI
17	SCLK	Сигнал синхронизации SPI
18	NCS2	Выбор ведомого SPI, доступ к меткам
19	ERR	Выход ошибки длины слова. Активируется при получении слова большей или меньшей длины, держится до следующего обмена.
20	A_FULL	Выход. FIFO данных заполнено полностью
21	RES_DAT_ST	Сигнал сброса информации FIFO данных
22	GND	Общий
23	H_FULL	Выход. FIFO данных заполнено на половину
24	NCS1	Выбор ведомого SPI, доступ к данным
25	EN_READ_SPI	Выход сигнала наличия данных в стеке
26	NR	Начальный сброс, активный уровень низкий
27	+3,3V	Питание 3,3В
28	V2	Вход задания частоты приема

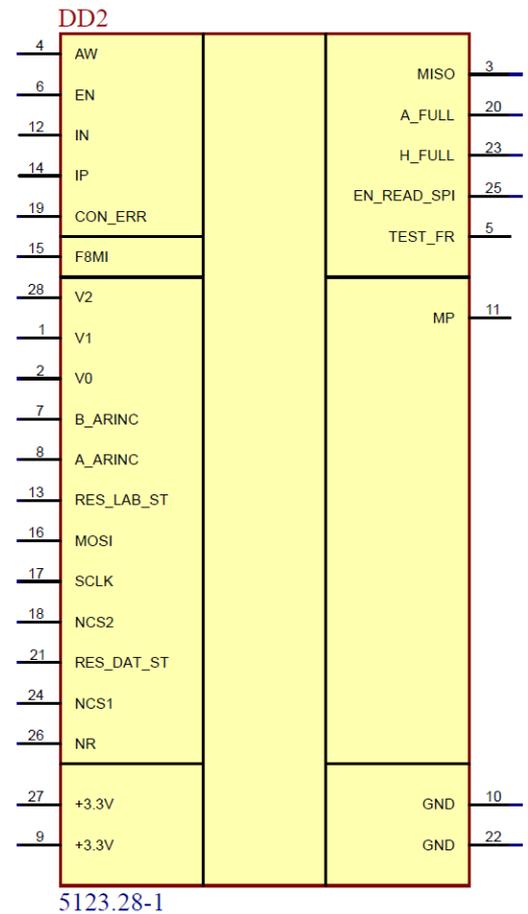


Рисунок 2. УГО микросхемы

K1584БЦ1У7-0006

## 1.2 Описание работы контроллера

Микросхема контроллера протокола K1584БЦ1У7-0006 состоит из следующих блоков:

1. Приемник цифрового кода ARINC-429.
2. Блок FIFO данных ARINC на 16 32-х разрядных слов.
3. Блок FIFO меток (признаков) на 8 меток.
4. Приемник SPI.
5. Передатчик SPI.

Микросхема реализует алгоритм отслеживания потока информации на линии ARINC. Каждое слово с линии принимается блоком "приемник ARINC". Далее поле признака принятого слова сравнивается с данными, хранимыми в памяти меток и, если совпадений не найдено, то принятое слово игнорируется. Если совпадение есть - принятое слово загружается в FIFO данных и, в последующем, может быть прочитано микроконтроллером через SPI.

## Приемник ARINC

Приемник принимает с линии и записывает в сдвиговый регистр импульсно-кодированные биты данных. Начало и конец каждого слова определяется по детектированию межсловного интервала. Если принятое слово больше или меньше нужной длины (32 бита), то слово игнорируется и выставляется верхний уровень на сигнале ERRx (рисунок 2.5), который держится до следующего обмена.

В словах, записываемых в стек данных, в 32 бит заносится "1", если была обнаружена ошибка четности и "0", если ошибки не было. Кроме сдвигового регистра приемник имеет параллельный буферный регистр, данные в котором остаются актуальными вплоть до завершения приема следующего слова.

### Блок FIFO меток

Блок меток представляет собой структуру из 8-ми регистров. Каждый регистр содержит компаратор, который сравнивает хранимый код с кодом метки в принятом слове ARINC. Во время начального сброса (активный "0" на сигнале NR) или по сигналу на выводе RES\_LAB\_ST все метки в блоке сбрасываются. Загрузка FIFO меток осуществляется последовательной записью 8-ми битных кодов по SPI с активизацией сигнала NCS2. В блоке будут храниться только 8 последних записей.

Работу блока можно отключить входом AW. В таком случае приниматься будут слова по всем меткам.

### Блок FIFO данных

FIFO данных представляет из себя структуру из шестнадцати 32-х разрядных регистров (строк). Загрузка FIFO осуществляется записью слова данных в первый регистр (верхнюю строку). Выгрузка - считыванием слова данных из последнего регистра (нижней строки). После приема правильного слова данных из канала ARINC приемник переписывает принятое слово с обработанным битом четности в буферный регистр и выставляет запрос на запись данных в FIFO. Если верхняя строка свободна - производится загрузка данных. Степень загрузки FIFO можно отследить по двум внешним сигналам: H\_FULL и A\_FULL. Сигнал H\_FULL переходит в "1", когда в нижней половине FIFO отсутствуют свободные строки. Сигнал A\_FULL переходит в "1", когда свободные ячейки отсутствуют во всем FIFO. В данном состоянии FIFO перестает загружать данные, принятые по ARINC, т.е. пользователю необходимо забрать данные. FIFO данных может быть сброшен установкой в "1" внешнего сигнала RES\_DAT\_ST. Этот же сигнал полностью запрещает загрузку данных в FIFO.

## Приемник SPI

Приемник SPI представляет собой сдвиговый 8-ми разрядный регистр. Сдвиг данных осуществляется по фронту сигнала SCLK при разрешающем сигнале NCS2.

## Передачик SPI

Передачик SPI представляет собой сдвиговый 32-х разрядный регистр. Сдвиг данных из регистра осуществляется по спаду SCLK (по фронту данные фиксируются внешним устройством) при наличии низкого уровня на сигнале NCS1. Готовность к передаче данных подтверждается выставлением единицы на сигнале EN\_READ\_SPI. Передача данных по линии MISO осуществляется старшими разрядами вперед.

**Режим работы SPI: CPOL = 0, CPHA = 0, First bit – LSB first, baud rate ≤ 15 Mbits/s.**

Условия получения готового программного кода для связки микросхем K1584БЦ1У7-0006 и микроконтроллера stm32f407vet6 можно уточнить по адресу: fizikapribor@gmail.com

## Регулировка частоты приема

Частота приема F, кГц	Входы управления частотой		
	V0	V1	V2
1 000	0	0	0
500	1	0	0
250	0	1	0
100	1	1	0
50	0	0	1
12,5	1	0	1

### 1.3 Осциллограммы работы микросхемы

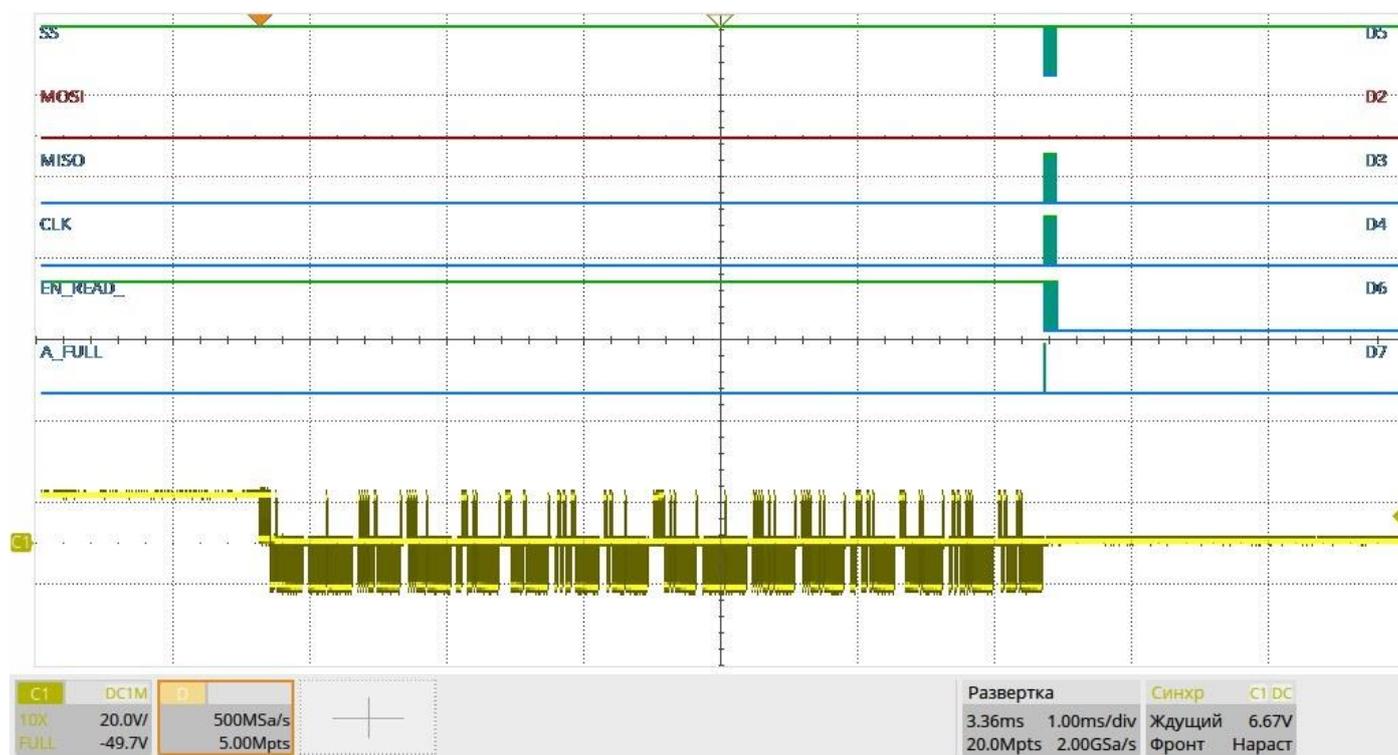


Рисунок 3.1. Осциллограмма приема 16 слов с линии ARINC-429 и их передачи в подсистему пользователя по интерфейсу SPI, прерывание контроллера по сигналу A\_FULL

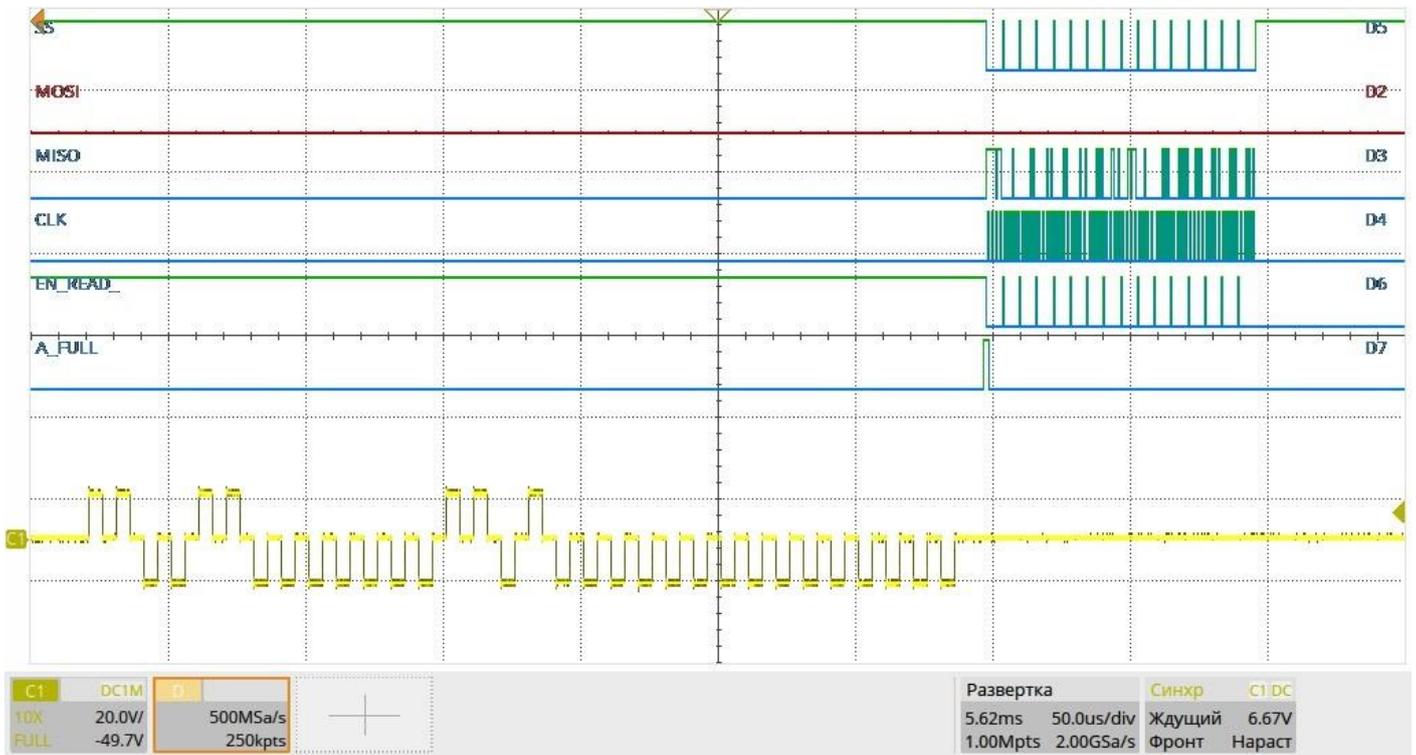


Рисунок 3.2. Осциллограмма приема 16 слов с линии ARINC-429 и их передачи в подсистему пользователя по интерфейсу SPI, прерывание контроллера по сигналу A\_FULL

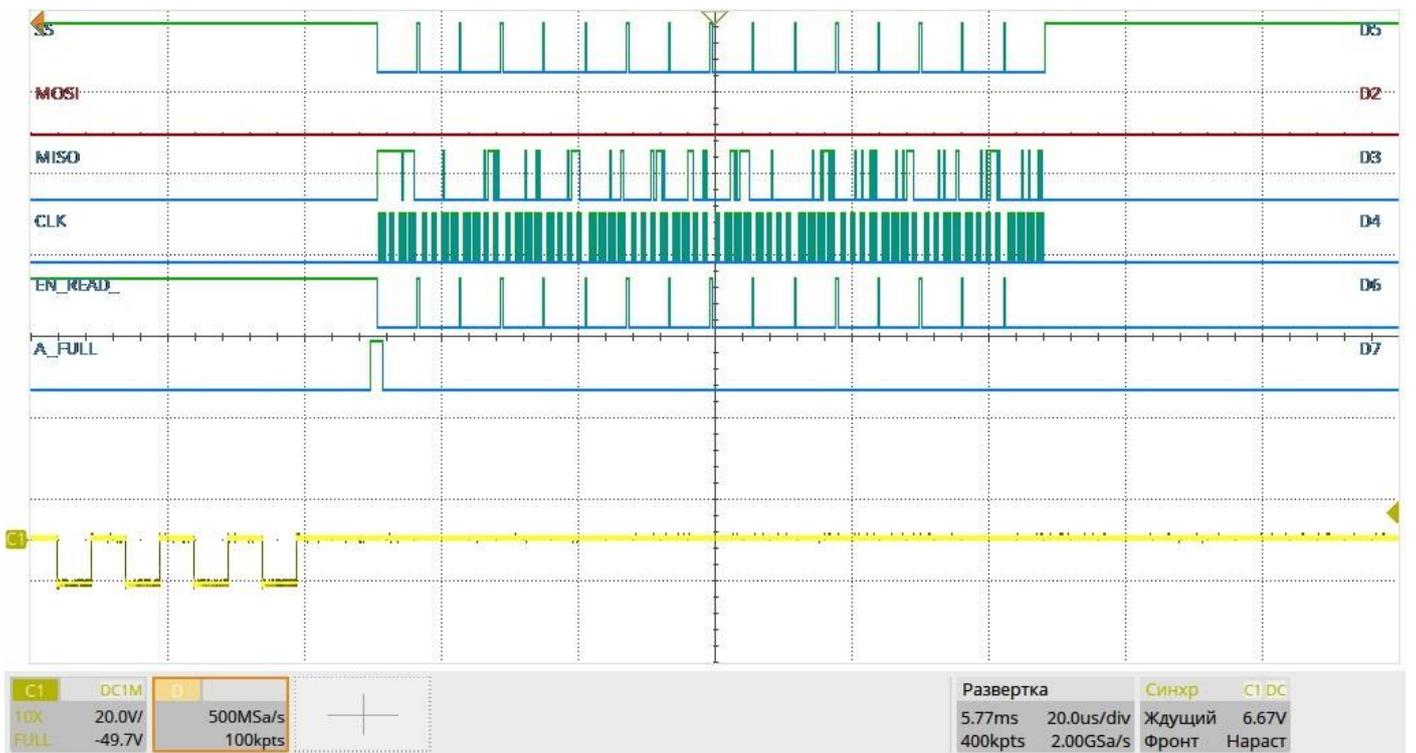


Рисунок 3.3. Осциллограмма приема 16 слов с линии ARINC-429 и их передачи в подсистему пользователя по интерфейсу SPI, прерывание контроллера по сигналу A\_FULL

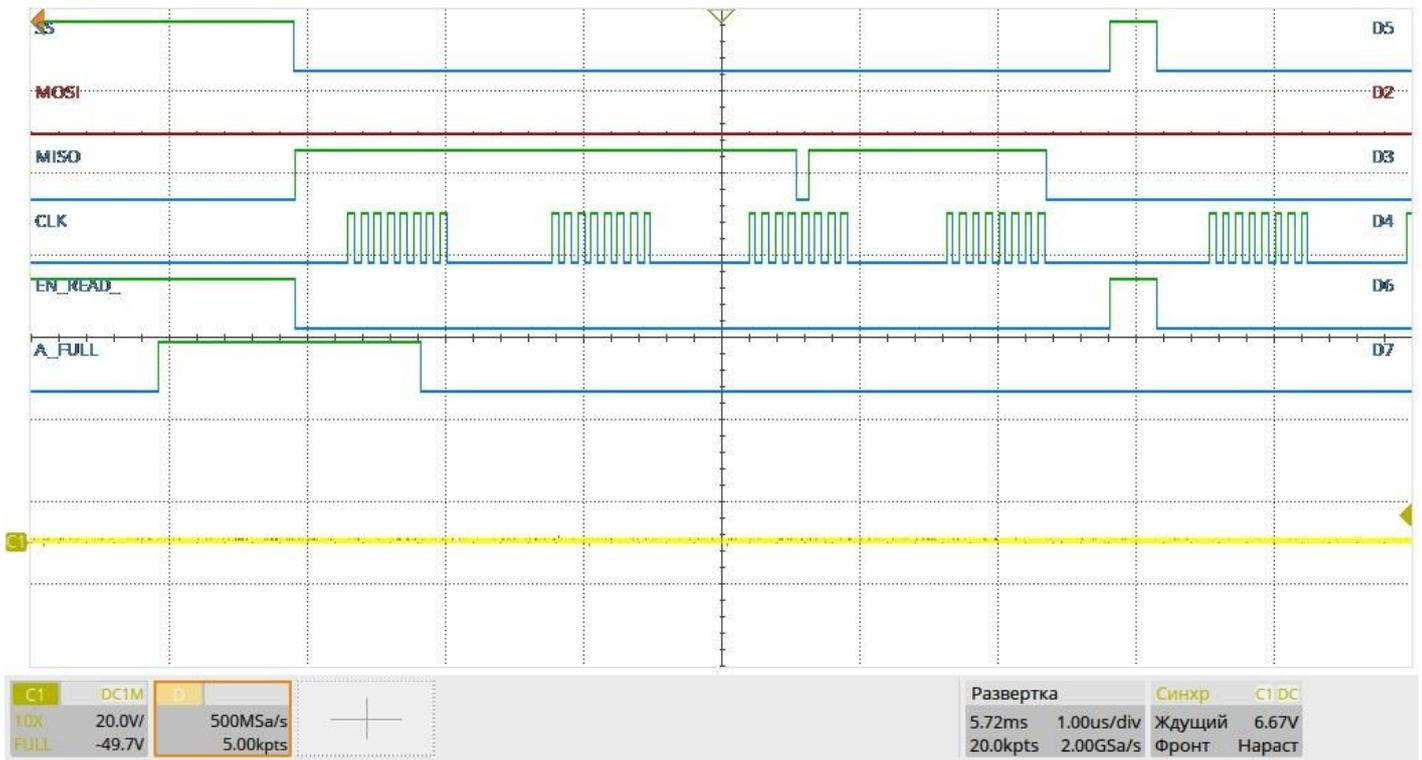


Рисунок 3.4. Оциллограмма приема 16 слов с линии ARINC-429 и их передачи в подсистему пользователя по интерфейсу SPI, прерывание контроллера по сигналу A\_FULL



Рисунок 3.5. Срабатывание бит ошибки ERR1, ERR2 при подаче слова неправильной длины (осциллограмма снята с модуля, на котором установлено две микросхемы K1584БЦ1У7-0006)

### 3 Версии микросхемы

Дата	Версия микросхемы	Описание изменений
05.03.2026	К1	Введено впервые

### 4 Лист регистрации изменений

Дата	Версия описания	Описание изменений
05.03.2026	К0	Введено впервые