

**Спецификация цифрового параметризуемого
сложнофункционального блока контроллера интерфейса
ARINC-429**

Оглавление

1. Описание	1
2. Краткое описание стандарта Arinc429	1
2.1. Последовательность разрядов в слове данных	1
2.2. Аналоговое представление сигнала	2
2.3. Литература	3
3. Параметры Конфигурации	4
4. Функциональное описание	4
4.1. Структурная схема	4
4.2. Синхронизация и сброс	5
5. Подмодули	6
5.1. Спецификация модуля взаимодействия с шиной APB ApbCommunicator	6
5.1.1. Описание	6
5.1.2. Параметры Конфигурации	6
5.1.3. Описание верхнего уровня	6
5.1.4. Программная модель	7
5.1.5. Работа с программной моделью	8
5.2. Спецификация модуля передатчика Arinc429Transmitter	11
5.2.1. Описание	11
5.2.2. Описание верхнего уровня передатчика	11
5.2.3. Программная модель	11
5.3. Спецификация модуля приемника Arinc429Receiver	17
5.3.1. Описание	17
5.3.2. Описание верхнего уровня приемника	17
5.3.3. Программная модель	18

1. Описание

Данный проект подразумевает реализацию RTL-описания на языке Verilog многоканального приемопередатчика данных по стандарту ARINC-429.

Характеристики

- Параметризуемое число приемников и передатчиков (задается параметрами REC_C и TRANS_C).
- Возможность задавать различные размеры буферов для каждого приемника и передатчика.
- Возможность включения петли для отладки
- Поддержка частот 12.5, 50, 100, 250, 500, 1000 кбит/с (при частоте тактового сигнала = 16МГц).
- Возможность задавать частоты независимо для каждого приемника или передатчика
- Встроенный подсчет четности при отправке, слово может дополняться до четного и нечетного количества единиц, проверка четности при приеме, возможность отключения формирования и проверки.
- Возможность разворота первых восьми разрядов слова (метки) в обратный порядок при приеме и передаче
- Поддержка трех типов цифрового кода для совместимости с различными типами входных и выходных преобразователей из/в трёхуровневый код

2. Краткое описание стандарта Arinc429

Arinc429 - протокол передачи данных, который используется в авиационной промышленности. В иностранной литературе протокол регулируется стандартом ARINC-429, в русском - ГОСТ18977-79.

У протокола есть логическая и физическая часть. В реальной системе логической частью занимается контроллер канала. Преобразованием цифрового сигнала контроллера канала в аналоговый RZ код с тремя состояниями - передатчики Arinc429, преобразованием из RZ кода с 3 состояниями - приемники Arinc429. В английском стандарте приемники и передатчики называются line receiver и line driver.

2.1. Последовательность разрядов в слове данных

По линии Arinc 429 непрерывно подается последовательность слов. Количество разрядов в каждом слове - 32. Пауза между словами должна быть не менее 4 разрядных интервалов и не более 40. Обычно к линии подключен один передатчик и несколько приемников.

Протокол предусматривает несколько разных форматов слов. Для удобства начнем отсчет разрядов с 1. Первые 8 разрядов отводятся под так называемый адрес. В англоязычной литературе адрес называется label (метка). Адрес задает то, от какого именно устройства передается сообщение. 9 и 10 разряды сообщения в основном формате - признак. Признак может кодировать тип данных, или источник данных. Разряды с 11 по 29 - 2 байта данных. Разряды 30 и 31 кодируют тип

сообщения. В зависимости от метки конкретного сообщения они могут кодировать направление или достоверность сообщения. 32 разряд отводится под четность и дополняет сообщение до нечетного.

Разряды адреса отправляются старшими разрядами вперед, все остальные разряды - младшими. Таким образом порядок отправки разрядов сообщения: 8,7,6,5,4,3,2,1,9,10,11,12,13...32.

2.2. Аналоговое представление сигнала

Основные скорости на которых ведется передача - 12.5 Кбит и 100 Кбит. Также стандартом предусмотрены скорости 50 Кбит, 250Кбит, 500Кбит, 1000Кбит. Передача ведется по двум линиям дифференциальным сигналом. Типичным является вещание одного передатчика на до 20 приемников.

Значение "1" кодируется положительным импульсом, "0" - отрицательным. Времена нарастания и убывания регламентированы ГОСТом и обеспечиваются приемниками и передатчиками линии.

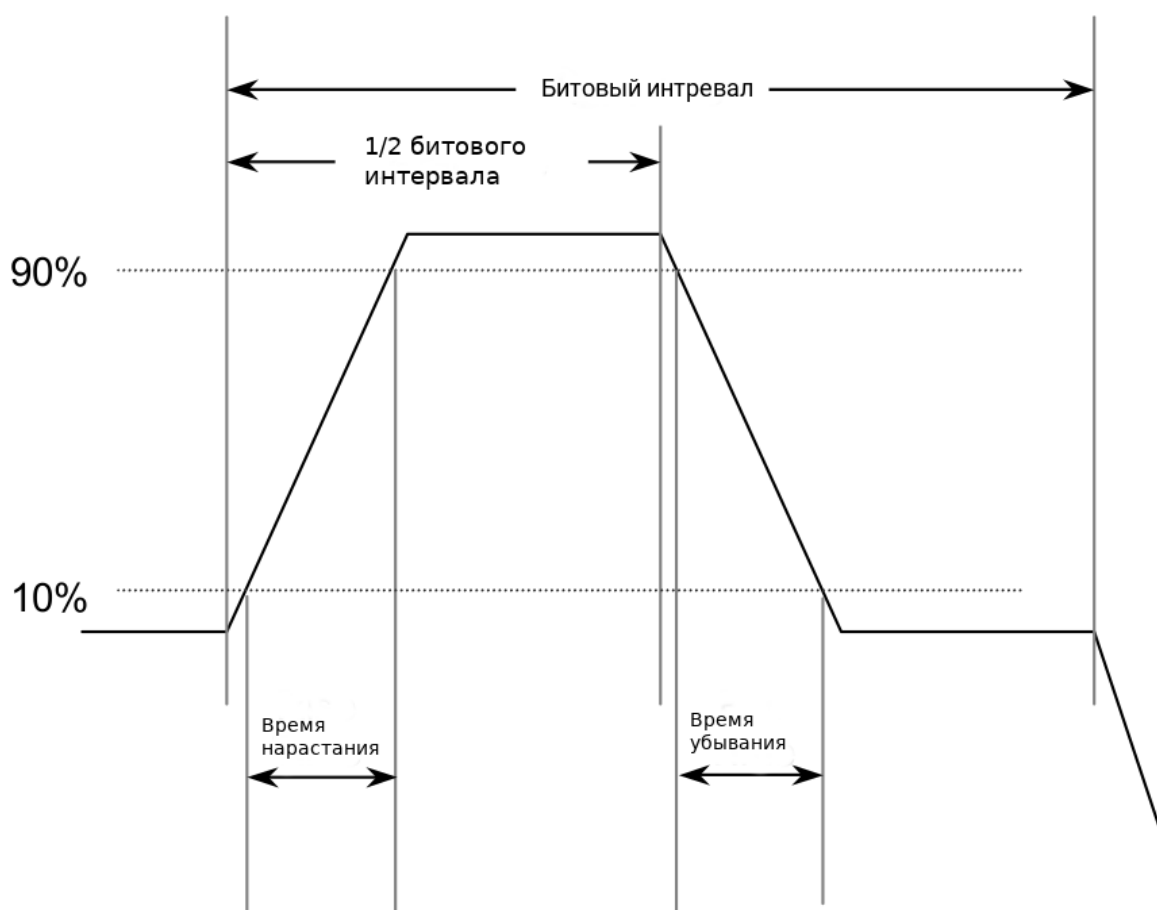


Рисунок 1. Фрагмент сигнала представляющий 1-у представлен на рисунке.

Для передачи цифровой информации от контроллера к передатчику линии и от приемника линии к контроллеру используются промежуточные цифровые форматы. Они бывают трех типов. Контроллер описываемый в данной документации поддерживает все три типа. Тип настраиваются независимо для каждого канала.

Предприятие ОАО НПО "Физика" производит приемники линии и передатчики линии всех трех форматов.

2.3. Литература

При разработке мы руководствовались следующими стандартами:

- ГОСТ 18977-79
- РТМ 1495-75 с изм.3
- ARINC-429

Мы руководствовались также следующими контроллерами:

- ARINC 429 IP блок от компании actel.
- HI-3220 - контроллер компании holt ic с интерфейсом SPI поддерживающий до 16 приемников и 8 передатчиков.
- DD-00429 - контроллер компании DDC, реализующий 4 приемника и 2 передатчика

3. Параметры Конфигурации

Название	Значение по умолчанию	Описание
REC_C	2	Receiver count — количество приемников в устройстве. <i>Допустимые значения: значения от 1 до 32</i>
TRANS_C	1	Transmitter count — количество передатчиков в устройстве. <i>Допустимые значения: значения от 1 до 32</i>
BASE_ADDRESS	h0000	Адрес, с которого начинается адресное пространство устройства. <i>Допустимые значения: значения от h00 до hFFEE</i>
TRANS_BUFF_ADDR_SIZE	5	Константа шириной 32*TRANS_C разрядов. Каждые 32 бита определяют размер буферов передатчиков каждого канала от старшего к младшему. Размер буфера = степени двойки числа закодированного 32 разрядами.
REC_BUFF_ADDR_SIZE	5	Константа шириной 32*REC_C*2 разрядов. Каждые 32 бита определяют размер буферов приемников каждого канала от старшего к младшему. Размер буфера = степени двойки числа закодированного 32 разрядами.

4. Функциональное описание

4.1. Структурная схема

Структурная схема СФ-блока Arinc429Transceiver приведена на рисунке:

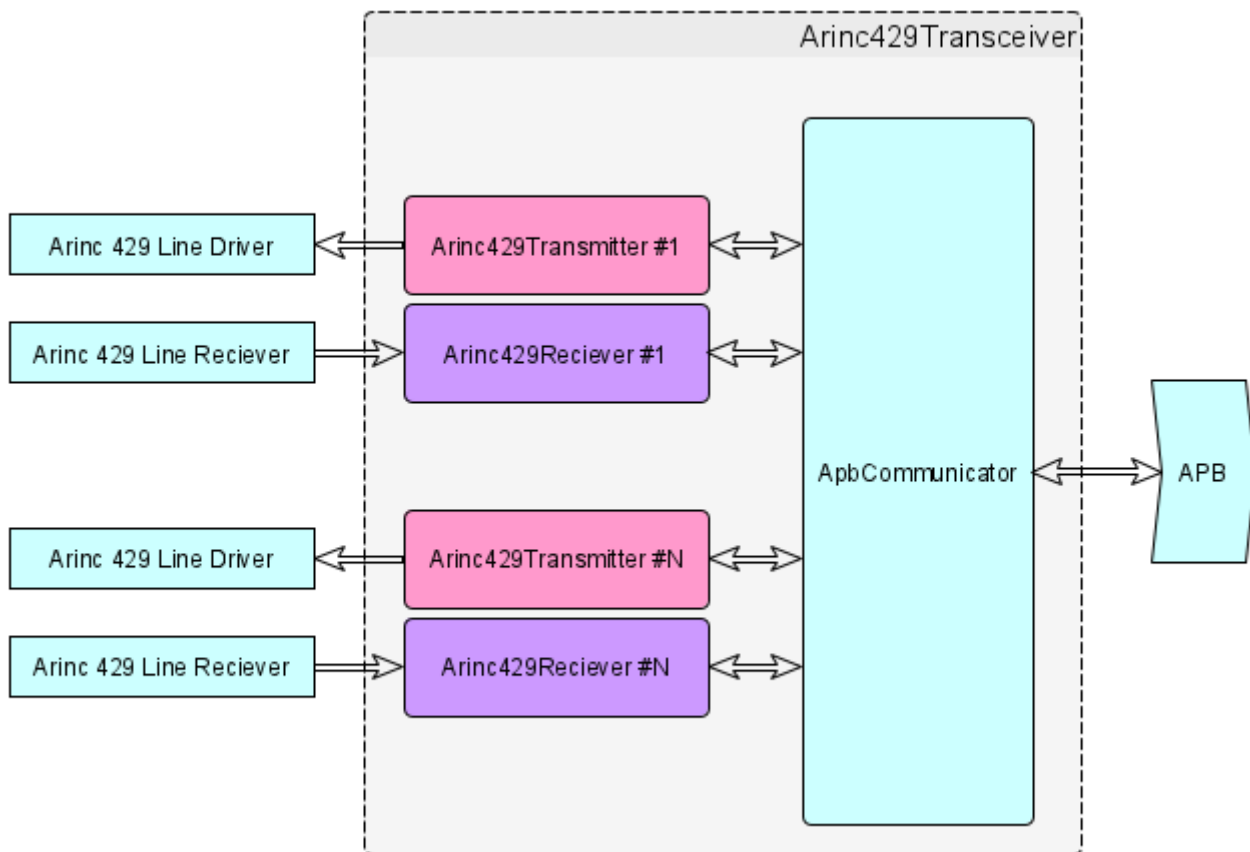


Рисунок 2. Общая схема СФ-блока Arinc429Transceiver

Элементы, которые входят в СФ-блок Arinc429Transceiver и представлены на структурной схеме, перечислены в таблице:

Таблица 1. Модули, входящие в СФ-блок Arinc429Transceiver

Название	Функция
Arinc429Transceiver	Верхний уровень СФ-блока.
ArpbCommunicator	Обрабатывает Arpb транзакции и управляет приемниками и передатчиками
Arinc429Transmitter	Передатчик. Отправляет сообщения
Arinc429Receiver	Приемник. Принимает сообщения

4.2. Синхронизация и сброс

СФ-блок спроектирован для работы в одном домене синхронизации. Базовая частота: *pclk*. Необходимо наличие сигнала сброса с активным низким уровнем, выставляемым асинхронно и снимаемым по фронту сигнала синхронизации. Требования к длительности сброса не регламентируются.

5. Подмодули

5.1. Спецификация модуля взаимодействия с шиной APB ArbCommunicator

5.1.1. Описание

Модуль используется в проекте приемопередатчика канала ARINC-429 для обработки APB транзакций, управления приемниками и передатчиками и объединения прерываний.

Модуль состоит из регулируемого количества приемников и передатчиков (один приемник и один передатчик будем условно называть парой). В канале можно замкнуть выход передатчика на входы приемников для проведения тестирования.

5.1.2. Параметры Конфигурации

Название	Значение по умолчанию	Описание
REC_COUNT	2	Receiver count — количество приемников в устройстве. <i>Допустимые значения: значения от 1 до 32</i>
TRANS_COUNT	1	Transmitter count — количество передатчиков в устройстве. <i>Допустимые значения: значения от 1 до 32</i>
BASE_ADDRESS	h0000	Адрес, с которого начинается адресное пространство устройства. <i>Допустимые значения: значения от h00 до hFBFF</i>

5.1.3. Описание верхнего уровня

Таблица 2. Порты цифрового модуля ArbCommunicator

Название	Тип	Разрядность	Значение после сброса	Описание
<i>rst_n</i>	In	1	-	Асинхронный общий сигнал сброса
<i>clk</i>	In	1	-	Сигнал тактовой частоты
APB-связанные сигналы				
<i>psel</i>	In	1	-	Сигнал выбора устройства
<i>penable</i>	In	1	-	Сигнал разрешения работы
<i>pwrite</i>	In	1	-	Сигнал выбора чтения или записи
<i>paddr</i>	In	16	-	Шина адреса
<i>pwdata</i>	In	32	-	Шина записи данных
<i>prdata</i>	Out	32	h0000_0000	Шина чтения данных
<i>pready</i>	Out	1	b0	Сигнал готовности к чтению или записи данных
Сигналы приемников и передатчиков				
<i>from_rec_irq</i>	in	REC_COUNT	-	Сигналы прерываний приемника
<i>from_rec_D_out</i>	in	32*REC_COUNT	-	Шина для записи данных в приемник

<i>to_rec_wr_en</i>	out	REC_COUNT	b0	Сигналы разрешения записи приемника
<i>to_rec_rd_en</i>	out	REC_COUNT	b0	Сигналы разрешения чтения приемника
<i>from_trans_irq</i>	in	TRANS_COUNT	-	Сигналы прерываний передатчика
<i>from_trans_D_out</i>	in	32*TRANS_COUNT	-	Шина для записи данных в передатчик
<i>to_trans_wr_en</i>	out	TRANS_COUNT	b0	Сигналы разрешения записи передатчика
<i>to_addr</i>	out	4	b0	Адресные входы приемников и передатчиков
Сигналы мультиплексоров				
<i>loop</i>	out	REC_COUNT	b0	Сигналы управления мультиплексорами
Сигналы прерываний и программного сброса				
<i>to_soft_reset</i>	out	1	b0	Общий сигнал программного сброса для подключенных устройств

5.1.4. Программная модель

Пользователю для работы доступны следующие регистры: регистр управления (**control_r**), регистр петли (**loop_r**) и регистр статуса прерываний (**irq_status_r**).

Регистры

Таблица 3. Назначение разрядов регистра *control_r*

Bit	31-1	0
Name	IRQC	SR
Mode	R	R/W
Initial	31'd0	0

Таблица 4. Структура регистра *control_r*

Разряды	Доступ	Название	Описание
0	R/W	SR	Общий сброс всех модулей. Включает (SR = 0) и выключает (SR = 1) все приемники и передатчики.
1-31	R	IRQC	(interrupt request cause) Номер устройства требующего обработки прерывания

Таблица 5. Назначение разрядов регистра *loop_r*

Bit	31-0
Name	LOOP
Mode	R/W
Initial	32'd0

Таблица 6. Структура регистра *loop_r*

Разряды	Доступ	Название	Описание
0-31	R/W	LOOP	Каждый разряд соответствует паре приемник/передатчик, для образования петли в данной паре необходимо установить 1 в данный разряд

В случае когда количество приемников больше количества передатчиков, к тем приемникам у которых в паре отсутствует передатчик будет подключен первый передатчик. В обратном случае передатчики без приемников не будут никуда подключены.

Таблица 7. Назначение разрядов регистра irq_status_r

Bit	31-0
Name	IRQ_STATUS
Mode	R
Initial	32'd0

Таблица 8. Структура регистра irq_status_r

Разряды	Доступ	Название	Описание
0-31	R	IRQ_STATUS	(interrupt request status) Выводит в соответствующий разряд регистра информацию о том, запрашивало ли данное устройство прерывание.

Четные разряды соответствуют приемникам, нечетные — передатчикам.

5.1.5. Работа с программной моделью

Запись и чтение регистра управления происходит по шине Arb. Также модуль обеспечивает чтение и запись регистров всех подключенных к нему приемников и передатчиков.

Адресное пространство модуля состоит из регистров control_r, loop_r, irq_status_r и адресных пространств пар приемник/передатчик. Адресное пространство каждой пары занимает 64 байта.



Рисунок 3. Адресное пространство ApbCommunicator

Таблица 9. Адресное пространство канала

Смещение относительно BASE_ADDRESS	Назначение адресного пространства
h00	control_r
h04	loop_r
h08	irq_status_r
h012 - h034	Адреса регистров 1 приемника
h038 - h044	Адреса регистров 1 передатчика
h048 - h060	Адреса регистров 2 приемника
h074 - h070	Адреса регистров 2 передатчика

Адрес каждого приемника и передатчика можно найти по формулам:

$$REC_ADDRESS = BASE_ADDRESS + 16'h8 + 16'd64 * (REC_NUM - 1)$$

$$TRANS_ADDRESS = BASE_ADDRESS + 16'h8 + 16'd48 + 16'd64 * (TRANS_NUM - 1)$$

Где REC_NUM и TRANS_NUM - номера необходимого приемника и передатчика соответственно. Карта адресов регистров приемника и передатчика описана в [Таблица 10](#).

Таблица 10. Адресное пространство одной пары приемника и передатчика

Смещение относительно CHANNEL_ADDRESS	Устройство	Регистр
---------------------------------------	------------	---------

h00	Приемник	Служебный
h04		Прерываний
h08		Данных
h0C		Регистр памяти меток 0
h10		Регистр памяти меток 1
h14		Регистр памяти меток 2
h18		Регистр памяти меток 3
h1C		Регистр памяти меток 4
h20		Регистр памяти меток 5
h24		Регистр памяти меток 6
h28		Регистр памяти меток 7
h2C		-
h30		Передатчик
h34	Служебный	
h38	Прерываний	
h3C	-	

При различном количестве приемников и передатчиков, место в паре приемник-передатчик заполняется нулевыми регистрами.

5.2. Спецификация модуля передатчика Arinc429Transmitter

5.2.1. Описание

Данный проект подразумевает реализацию RTL-описания на языке Verilog одноканального передатчика данных по стандарту ARINC-429.

Характеристики

- Поддержка частот 12.5, 50, 100, 250, 500, 1000 кбит/с (при частоте тактового сигнала = 16МГц).
- Встроенный подсчет четности при отправке, слово может дополняться до четного и нечетного количества единиц
- Возможность отправки первых восьми разрядов слова (метки) в обратном порядке
- Поддержка трех типов кодирования для совместимости с различными типами приемников и передатчиков физического уровня из/в RZ-код;

Параметры конфигурации

Таблица 11. Описание параметров блока Arinc429Transmitter

Название	Значение по умолчанию	Описание
BUFF_ADDR_SIZE	5	Определяет размер буфера. Допустимые значения: значения от 2 до 8

5.2.2. Описание верхнего уровня передатчика

Таблица 12. Порты цифрового модуля Arinc429Transmitter

Название	Тип	Разрядность	Значение после сброса	Описание
<i>rst_n</i>	In	1	-	Асинхронный общий сигнал сброса
<i>soft_rst</i>	In	1	-	Сигнал программного сброса
<i>clk</i>	In	1	-	Сигнал тактовой частоты
<i>addr</i>	In	2	-	Шина адреса регистров
<i>wr_en</i>	In	1	-	Сигнал разрешения записи
<i>D_in</i>	In	32	-	Шина данных для записи в регистры
<i>AR0</i>	Out	1	b1	Линия данных 0 ARINC-429
<i>AR1</i>	Out	1	b1	Линия данных 1 ARINC-429
<i>irq</i>	Out	1	b0	Сигнал запроса на прерывание
<i>D_out</i>	Out	32	h0000_0000	Шина данных для чтения регистров

5.2.3. Программная модель

Пользователю для работы доступно три регистра:

- Служебный (**config_status_r**)
- Данных к отправке (**tx_fifo_data_r**)

- Обработки прерываний (**irq_r**)

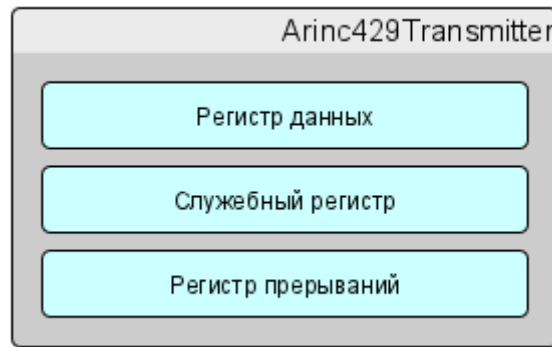


Рисунок 4. Адресное пространство Arinc429Transmitter

Служебный регистр

Служебный регистр содержит в себе разряды, отвечающие за конфигурацию и состояние модуля.

Таблица 13. Назначение разрядов служебного регистра (**config_status_r [15:0]**)

Bit	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Name	FTV[7:0]							LR	HP M	HPC	OM[1:0]		SP	ZP	SR	
Mode	R/W							R	R/W	R/W	R/W		R/W	R/W	R/W	
Initial	0	0	0	1	0	0	0	0	0	0	1	0	0	0	0	0

Таблица 14. Назначение разрядов служебного регистра (**config_status_r [31:16]**)

Bit	31-29	28	27	26	25	24	23	22	21	20	19	18	17	16
Name	-	FTV	FE	FF	SIP	BF	GAP					FQM[2:0]		
Mode	R	R	R	R	R	R/W	R/W					R/W		
Initial	R	0	1	0	0	0	0	0	1	0	0	0	0	1

Таблица 15. Структура регистра **config_status_r**

Разряды	Доступ	Название	Описание
0	R/W	SR	Программный сброс. Включает (SR = 0) и выключает (SR = 1) передатчик
1	R/W	SP	(sending pause) Пауза в отправке слов. Вне зависимости от того, присутствуют ли слова в буфере, слова не отправляются, на выходы AR0 AR1 подается комбинация соответствующая нейтральному состоянию
2	R/W	ZP	(Z-mode pause) Пауза в отправке слов. Вне зависимости от того, присутствуют ли слова в буфере, слова не отправляются, на выходы AR0 AR1 подается комбинация соответствующая Z состоянию передатчика. Бит активен только в первом типе выходного сигнала (OM = 2'b00), в остальных типах его использование запрещено.

Разряды	Доступ	Название	Описание
3-4	R/W	OM	(output mode) Тип выходного сигнала, для совместимости с различными выходными преобразователями. OM = 2'b00 - тип №1, OM = 2'b01 - тип №1, OM = 2'b10 - тип №2, OM = 2'b11 - тип №3. Временные диаграммы можно посмотреть под таблицей.
5	R/W	HPC	(hardware parity compute) Разряд управления встроенным подсчетом четности. При включенном контроле 31 разряд записанного слова при отправке подменяется на разряд, подсчитанный передатчиком. "1" - подсчет четности включен, "0" - подсчет четности выключен.
6	R/W	HPM	(hardware parity mode) Разряд управления режимом встроенного подсчета четности. "1" - слово дополняется до нечетного количества единиц, "0" - слово дополняется до четного количества единиц.
7	R/W	LR	(label reverse) Разряд управления порядком отправки метки. "1" - при отправке слова разряды 7-0 отправляются в обратном порядке. "0" - все слово отправляется от младшего разряда к старшему.
8-15	R/W	FTV	(FIFO treshhold value) - Пороговое число слов, после которого вызывается запрос на прерывание и устанавливаются разряды поля FTF и поля IRQFT регистра irq_r
16-18	R/W	FQM	(frequency mode) Режим частоты. 3'b000 - 12,5 кбит/с; 3'b001 - 100 кбит/с; 3'b010 - 50 кбит/с; 3'b011 - 250 кбит/с; 3'b100 - 500 кбит/с; 3'b101 - 1000 кбит/с;
19-23	R/W	GAP	(gap) - количество периодов между словами при отправке группы слов
24	R/W	BF	(bit format) Включает преобразование порядка разрядов из альтернативного формата. Альтернативный формат более удобен для обработки процессором. При приеме слова в альтернативном формате порядок разрядов в слове меняется на традиционный при считывании слова из буфера и записи в регистр сдвига.
25	R	SIP	(send in process) Разряд идущей отправки слова
26	R	FF	(FIFO is full) Буфер полон
27	R	FE	(FIFO is empty) Буфер пуст
28	R	FTF	(FIFO treshhold flag) Флаг заполненности буфера до порогового количества слов: 0 - в буфере содержится число слов меньше или равное пороговому значению (FTV), 1 - в буфере содержится больше порогового (FTV) значения слов.

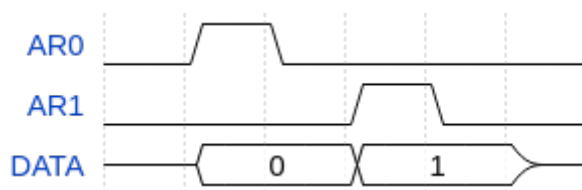


Рисунок 5. Временная диаграмма выходного сигнала первого типа, $OM=2'b00, OM=2'b01$ (аналогичный интерфейсу приемников серии 1586ИН4АУ и приёмников производства фирмы HOLT IC)

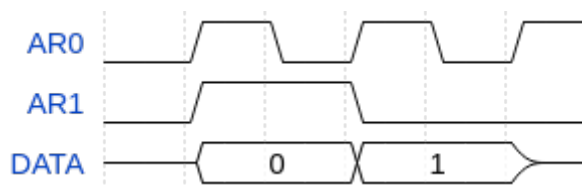


Рисунок 6. Временная диаграмма выходного сигнала второго типа, $OM=2'b10$ (аналогичный интерфейсу микросборок серии АП)

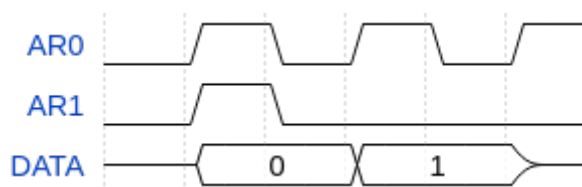


Рисунок 7. Временная диаграмма выходного сигнала третьего типа, $OM=2'b11$ (аналогичный интерфейсу микросборок Ф004А)

Таблица 16. Соответствие значения поля FQM [2:0] и делителя частоты работы передатчика

FQM2	FQM1	FQM0	Делитель частоты
0	0	0	640
0	0	1	80
0	1	0	160
0	1	1	32
1	0	0	16
1	0	1	8
1	1	0	80
1	1	1	80

Регистр данных

Регистр данных используется для управлением буфером. При записи в регистр данных в буфер добавляется новое слово.

Таблица 17. Назначение разрядов регистра tx_fifo_data_r

Bit	31 - 0
Name	DATA
Mode	W
Initial	0

Таблица 18. Структура регистра *tx_fifo_data_r*

Разряды	Доступ	Название	Описание
31-0	W	DATA	Отправляемые данные. При записи данные помещаются в буфер.

Регистр прерываний

Регистр прерываний используется для управления прерываниями устройства. В нем находится маска прерываний и поля причин прерываний.

Таблица 19. Назначение разрядов регистра *irq_r*

Bit	31 - 15	14	13	12	11	10	9	8	7	6-0
Name	-	IRQICC	IRQSM	IRQWCC	IRQDWE	IRQFF	IRQFT	IRQFE	-	IRQM
Mode	R	R/W0	R/W0	R/W0	R/W0	R/W0	R/W0	R/W0	R	R/W
Initial	0	0	0	0	0	0	0	0	0	7'b0

Таблица 20. Структура регистра *irq_r*

Разряды	Доступ	Название	Описание
0-5	R/W	IRQM	(irq mask) Маска прерываний
8	R/W0	IRQFE	(FIFO is empty) Флаг причины запроса на обработку прерывания опустошения буфера, устанавливается, когда буфер переходит в полностью пустое состояние. Чтобы сбросить, необходимо записать в этот разряд 0.
9	R/W0	IRQFT	(FIFO treshhold) Флаг причины запроса на обработку прерывания опустошения буфера, устанавливается, когда в буфере остается меньше или равно пороговому количеству слов. Чтобы сбросить, необходимо записать в этот разряд 0.
10	R/W0	IRQFF	(FIFO is full) Флаг причины запроса на обработку прерывания заполнения буфера, устанавливается, когда число слов в буфере равно максимальному.
11	R/W0	IRQDWE	(data write error) Разряд запроса на прерывание попытки записать новое слово при заполненном буфере. "1" - свидетельствует о попытке записать в заполненный буфер еще одно слово, "0" - разряд был сброшен или событие не возникло.
12	R/W0	IRQWCC	Разряд запроса на прерывание попытки сменить конфигурацию во время отправки сообщения. "1" - была предпринята попытка сменить конфигурацию во время отправки сообщения, "0" - разряд был сброшен или событие не возникло.
13	R/W0	IRQSM	Разряд запроса на прерывание отправленного сообщения. Возникает после отправки последнего импульса слова. "1" - сообщение успешно отправлено, "0" - разряд был сброшен или событие не возникло.
14	R/W0	IRQICC	Разряд запроса на прерывание попытки установить некорректную конфигурацию (записать в регистр config_status_r значение поля GAP < 4). "1" - была предпринята попытка сменить конфигурацию на некорректную, "0" - разряд был сброшен или событие не возникло.

Таблица 21. Соответствие разрядов **IRQM [3:0]** и маскирования разрядов причин прерываний

Разряд поля IRQM	Маскируемый разряд
IRQM0	IRQFE
IRQM1	IRQFT
IRQM2	IRQFF
IRQM3	IRQDWE
IRQM4	IRQWCC
IRQM5	IRQSM
IRQM6	IRQICC

5.3. Спецификация модуля приемника Arinc429Receiver

5.3.1. Описание

Данный проект подразумевает реализацию RTL-описания на языке Verilog одноканального приемника данных по стандарту ARINC429.

Характеристики

- Поддержка частот 12.5, 50, 100, 250, 500, 1000 кбит/с (при частоте тактового сигнала = 16МГц).
- Встроенный контроль четности. Слово может проверяться на четное и нечетное количество единиц
- Возможность разворота порядка первых восьми разрядов слова (метки)
- Контроль 9 и 10 разрядов сообщения
- Контроль меток, позволяющий фильтровать любые сочетания из 256 меток.
- Контроль длительности паузы между словами
- Поддержка трех типов входного сигнала для совместимости с различными типами выходных преобразователей
- Поддержка трех типов кодирования для совместимости с различными типами приемников и передатчиков физического уровня из/в RZ-код;

Параметры конфигурации

Таблица 22. Описание параметров блока Arinc429Receiver

Название	Значение по умолчанию	Описание
BUFF_ADDR_SIZE	5	Определяет размер буфера. Допустимые значения: значения от 2 до 8

5.3.2. Описание верхнего уровня приемника

Таблица 23. Порты цифрового модуля Arinc429Receiver

Название	Тип	Разрядность	Значение после сброса	Описание
<i>rst_n</i>	In	1	-	Асинхронный общий сигнал сброса
<i>soft_rst</i>	In	1	-	Сигнал программного сброса
<i>clk</i>	In	1	-	Сигнал тактовой частоты
<i>addr</i>	In	4	-	Сигнал выбора регистра
<i>wr_en</i>	In	1	-	Сигнал разрешения записи
<i>rd_en</i>	In	1	-	Сигнал разрешения чтения
<i>D_in</i>	In	32	-	Шина данных для записи в регистры
<i>AR0</i>	In	1	b1	Линия данных 0 ARINC-429
<i>AR1</i>	In	1	b1	Линия данных 1 ARINC-429
<i>irq</i>	Out	1	b0	Сигнал запроса на прерывание

D_out	Out	32	h0000_0000	Шина данных для чтения регистров
-------	-----	----	------------	----------------------------------

5.3.3. Программная модель

Пользователю для работы доступны регистры:

- Служебный (**config_status_r**)
- Принятых данных(**rx_fifo_data_r**)
- Обработки прерываний (**irq_r**)
- Памяти меток (**label_mem_0_r-label_mem_7_r**)



Рисунок 8. Адресное пространство Arinc429Receiver

Служебный регистр

Служебный регистр содержит в себе разряды отвечающие за конфигурацию и состояние модуля.

Таблица 24. Назначение разрядов служебного регистра (**config_status_r [15:0]**)

Bit	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Name	FTV[7:0]								LR	HP M	HPC	IM[1:0]		SDI C	LC	SR
Mode	R/W								R/W	R/W	R/W	R/W		R/W	R/W	R/W
Initial	0	0	0	1	0	0	0	0	0	0	1	0	0	0	0	0

Таблица 25. Назначение разрядов служебного регистра (**config_status_r [31:16]**)

Bit	31-29	28	27	26	25	24	23-22	20	19	18	17	16
Name	-	FTF	FE	FF	RIP	BF	-	SDI1	SDI0	FQM[2:0]		
Mode	R	R	R	R	R	R	R	R/W	R/W	R/W		
Initial	R	0	0	0	0	0	0	0	0	0	0	1

Таблица 26. Структура регистра **config_status_r**

Разряды	Доступ	Название	Описание
0	R/W	SR	Программный сброс. Включает (SR = 0) и выключает (SR = 1) передатчик
1	R/W	LC	(Label check) Включение и отключение контроля меток. "1" - контроль меток включен, "0" - контроль меток выключен.
2	R/W	SDIC	(SDI check) Включение и отключение контроля 9 и 10 разрядов сообщения. "1" - контроль включен, "0" - контроль выключен.
3-4	R/W	IM	(input mode) Режим входного сигнала, для совместимости с различными входными преобразователями. OM = 2'b00 - тип №1, OM = 2'b01 - тип №1, OM = 2'b10 - тип №2 и №3, OM = 2'b11 - тип №2 и №3. Временные диаграммы можно посмотреть в [arinc_rec_config_change] .
5	R/W	HPC	(hardware parity check) Разряд управления встроенным контролем четности. "1" - контроль четности включен, "0" - контроль четности выключен.
6	R/W	HPM	(hardware parity mode) Разряд управления режимом встроенного контроля четности. "1" - слово проверяется на нечетное количество единиц, "0" - слово проверяется на четное количество единиц.
7	R/W	LR	(label reverse) Разряд управления разворотом метки. "1" - при записи принятого в буфер слова разряды 7-0 записываются в обратном порядке. "0" - все слово отправляется от младшего разряда к старшему.
8-15	R/W	FTV	(FIFO treshhold value) - пороговое значение, после которого вызывается соответствующее прерывание.
16-18	R/W	FQM	(frequency mode) Режим частоты. 3'b000 - 12,5 кбит/с; 3'b001 - 100 кбит/с; 3'b010 - 50 кбит/с; 3'b011 - 250 кбит/с; 3'b100 - 500 кбит/с; 3'b101 - 1000 кбит/с
19	R/W	SDI0	Значение с которым сравнивается 9 разряд ARINC посылки, при SDIC = 1
20	R/W	SDI1	Значение с которым сравнивается 10 разряд ARINC посылки, при SDIC = 1
24	R/W	BF	(bit format) Включает преобразование порядка разрядов в альтернативный формата. Альтернативный формат более удобен для обработки процессором. Порядок разрядов в слове меняется на альтернативный при записи слова в буфер из регистра сдвига.
25	R	RIP	(recieve in process) идет прием сообщения
26	R	FF	(FIFO is full) Буфер полон
27	R	FE	(FIFO is empty) Буфер пуст

Разряды	Доступ	Название	Описание
28	R	FTF	(FIFO treshold flag) Флаг заполненности буфера до порогового количества сообщений: "1" - в буфере содержится больше или равно порогового значения (FTV) слов "0" - в буфере содержится меньше порогового (FTV) значения слов

Регистр данных

Регистр данных используется для управлением буфером. При успешном приеме сообщения в буфер добавляется новое слово. При чтении этого регистра, слово стирается из буфера.

Таблица 27. Назначение разрядов регистра tx_fifo_data_r

Bit	31 - 0
Name	DATA
Mode	R
Initial	0

Таблица 28. Структура регистров tx_fifo_data_r

Разряды	Доступ	Название	Описание
31-0	R	DATA	Наиболее ранее принятое слово.

Регистр прерываний

Регистр прерываний предназначен для обработки прерывания используется для управлениями прерываниями устройства. В нем находится маска прерываний и разряды причин прерываний.

Таблица 29. Назначение разрядов регистра irq_r

Bit	31-26	25	24	23	22	21	20	19	18	17	16	15-10	9-0
Name	-	IRQW CC	IRQW LC	IRQL GE	IRQH GE	IRQLE	IRQPE M	IRQM R	IRQF O	IRQFT	IRQFF	-	IRQM
Mode	R	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R	R/W
Initial	0	0	0	0	0	0	0	0	0	0	0	0	0

Таблица 30. Структура регистра irq_r

Разряды	Доступ	Название	Описание
0-9	R/W0	IRQM	(irq mask) Маска прерываний
16	R/W0	IRQFF	(FIFO is full) Флаг причины запроса на обработку прерывания заполнения буфера, устанавливается, когда буфер переходит в полностью полное состояние. Чтобы избежать потери данных, необходимо считать из буфера хотя бы одно слово в течении менее чем одного периода ARINC429 сообщения. Чтобы сбросить, необходимо записать в этот разряд 0. "1" - свидетельствует об том что событие произошло, "0" - разряд был сброшен или событие не возникало.

Разряды	Доступ	Название	Описание
17	R/W0	IRQFT	(FIFO treshhold) Флаг причины запроса на обработку прерывания заполнения буфера, устанавливается, когда в буфере оказывается больше или равно пороговому количеству сообщений. Чтобы сбросить, необходимо записать в этот разряд 0. "1" - свидетельствует об том что событие произошло, "0" - разряд был сброшен или событие не возникало.
18	R/W0	IRQFO	(buffer overload) Разряд запроса на прерывание переполнения буфера. Выставляется если буфер полон и было принято новое слово. Самое старое слово в буфере при этом теряется, а принятое записывается в буфер. "1" - свидетельствует том что было принято новое слово и буфер был полон, "0" - разряд был сброшен или событие не возникало.
19	R/W0	IRQMR	(message recieved) Разряд запроса на прерывание успешно принятого сообщения. "1" - свидетельствует об том что событие произошло, "0" - разряд был сброшен или событие не возникало.
20	R/W0	IRQPEM	Разряд запроса на прерывание принятого сообщения сообщения с ошибкой четности. "1" - свидетельствует об том что событие произошло, "0" - разряд был сброшен или событие не возникало.
21	R/W0	IRQLE	Разряд запроса на прерывание ошибки уровня на одной из линий. "1" - свидетельствует об том что событие произошло, "0" - разряд был сброшен или событие не возникало.
22	R/W0	IRQHGE	Разряд запроса на прерывание ошибки слишком большой длительности промежутка между словами (более 35 периодов отводимых для оного разряда). "1" - свидетельствует об том что событие произошло, "0" - разряд был сброшен или событие не возникало.
23	R/W0	IRQLGE	Разряд запроса на прерывание ошибки слишком малой длительности промежутка между словами (менее 4 периодов отводимых для одного разряда). "1" - свидетельствует об том что событие произошло, "0" - разряд был сброшен или событие не возникало.
24	R/W0	IRQWLC	Разряд запроса на прерывание принятого слова с неверным количеством разрядов (большим или меньшим 32). "1" - свидетельствует об том что событие произошло, "0" - разряд был сброшен или событие не возникало.
25	R/W0	IRQWCC	Разряд запроса на прерывание попытки сменить конфигурацию во время отправки сообщения. "1" - свидетельствует об том что событие произошло, "0" - разряд был сброшен или событие не возникало.

Таблица 31. Соответствие разрядов **IRQM [9:0]** и маскирования разрядов причин прерываний

Разряд поля IRQM	Маскируемый разряд
-------------------------	--------------------

IRQM0	IRQFF
IRQM1	IRQFT
IRQM2	IRQFO
IRQM3	IRQMR
IRQM4	IRQPEM
IRQM5	IRQLE
IRQM6	IRQLGE
IRQM7	IRQHGE
IRQM8	IRQWLC
IRQM9	IRQWCC

Регистры памяти меток

Регистры памяти меток (**label_mem_0_r** - **label_mem_7_r**) необходимы для управления памятью контроля меток. Номер регистра (0-7) соответствует трем старшим разрядам метки, номер разряда конкретного регистра соответствует пяти младшим разрядам метки. Если в разряде записана единица, значит слова с этой меткой пройдут проверку и будут записаны в буфер.

Таблица 32. Назначение разрядов регистров **label_mem_0_r** - **label_mem_7_r**

Bit	31 - 0
Name	LABEL FLAGS
Mode	R/W
Initial	0

Таблица 33. Структура регистров **label_mem_0_r** - **label_mem_7_r**

Разряды	Доступ	Название	Описание
31-0	R/W	LABEL FLAGS	Флаги меток.